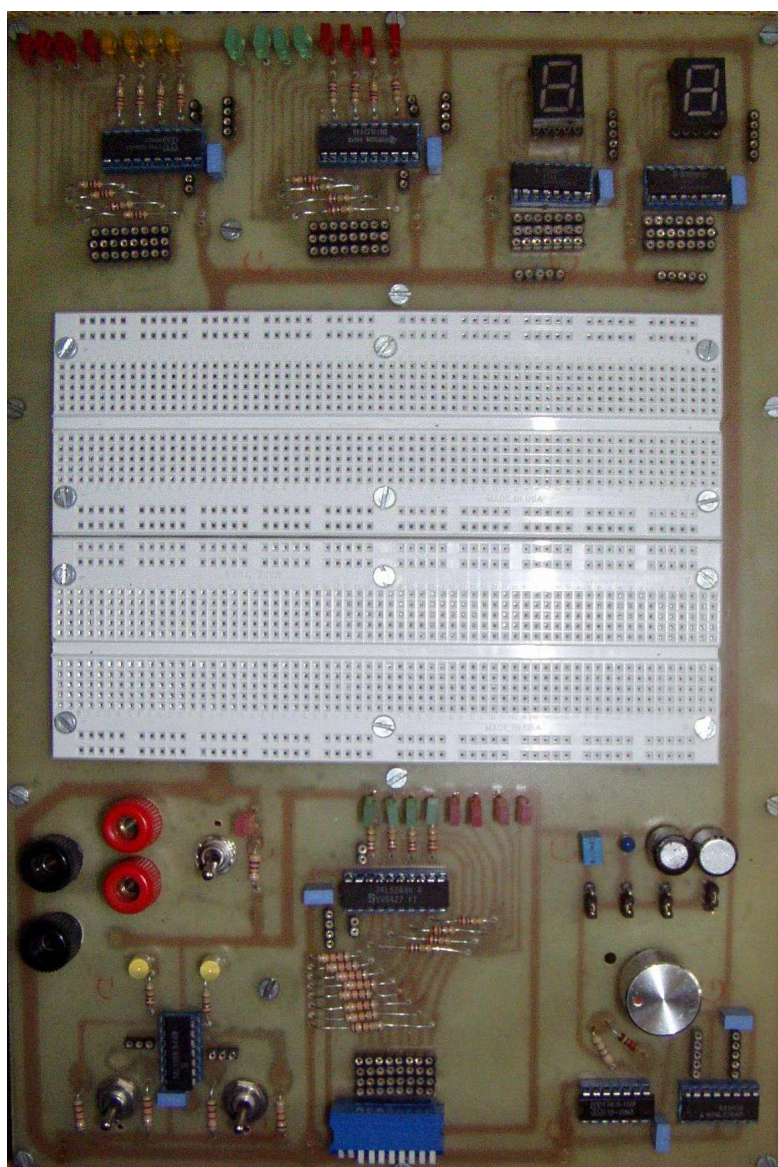


# PIASTRA PER IL CABLAGGIO SPERIMENTALE E LA VERIFICA DI CIRCUITI DIGITALI



## 1. - Descrizione generale

La piastra per il cablaggio sperimentale e la verifica di circuiti digitali consta di:

- a. Doppia piastra di bread-board per il cablaggio dei circuiti digitali;
- b. Due interruttori antirimbalo con diodi LED che consentono di visualizzare lo stato logico degli interruttori (fig. 1);
- c. Otto interruttori con diodi LED che consentono di visualizzare lo stato logico degli interruttori (fig. 2);
- d. Generatore di clock con frequenza regolabile da 0,1Hz a circa 2KHz (fig. 3);
- e. Doppio visualizzatore a display a LED a 7 segmenti che accetta in ingresso il codice binario e consente una uscita esadecimale (fig. 4);
- f. Visualizzatore di stato logico con sedici diodi LED (fig. 5).

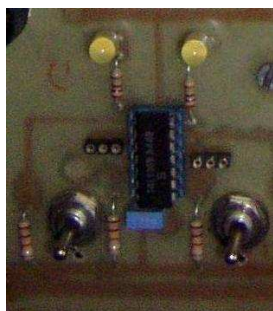


Fig. 1

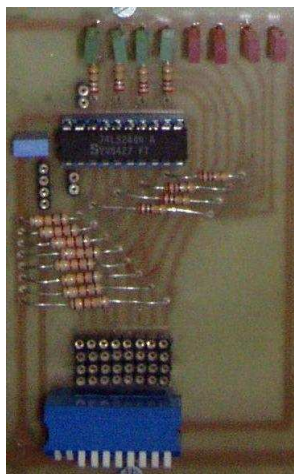


Fig. 2

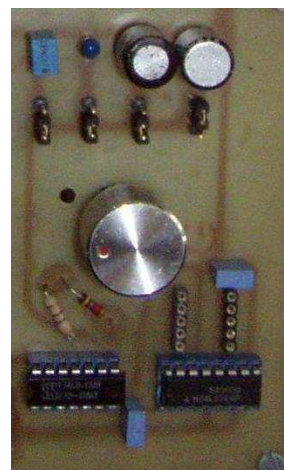


Fig. 3

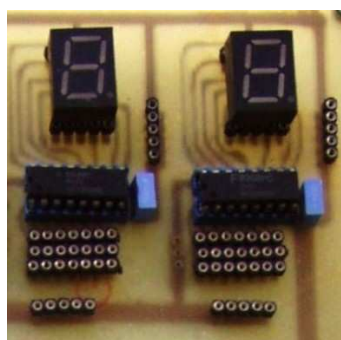


Fig. 4

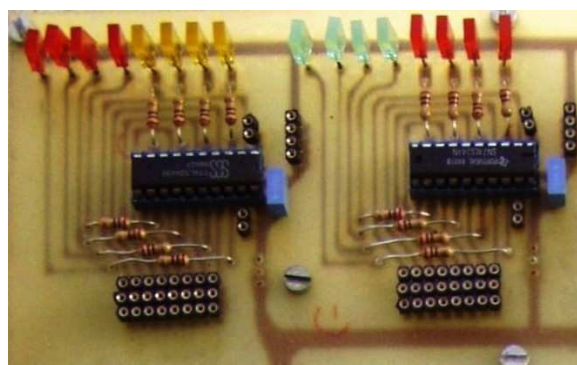
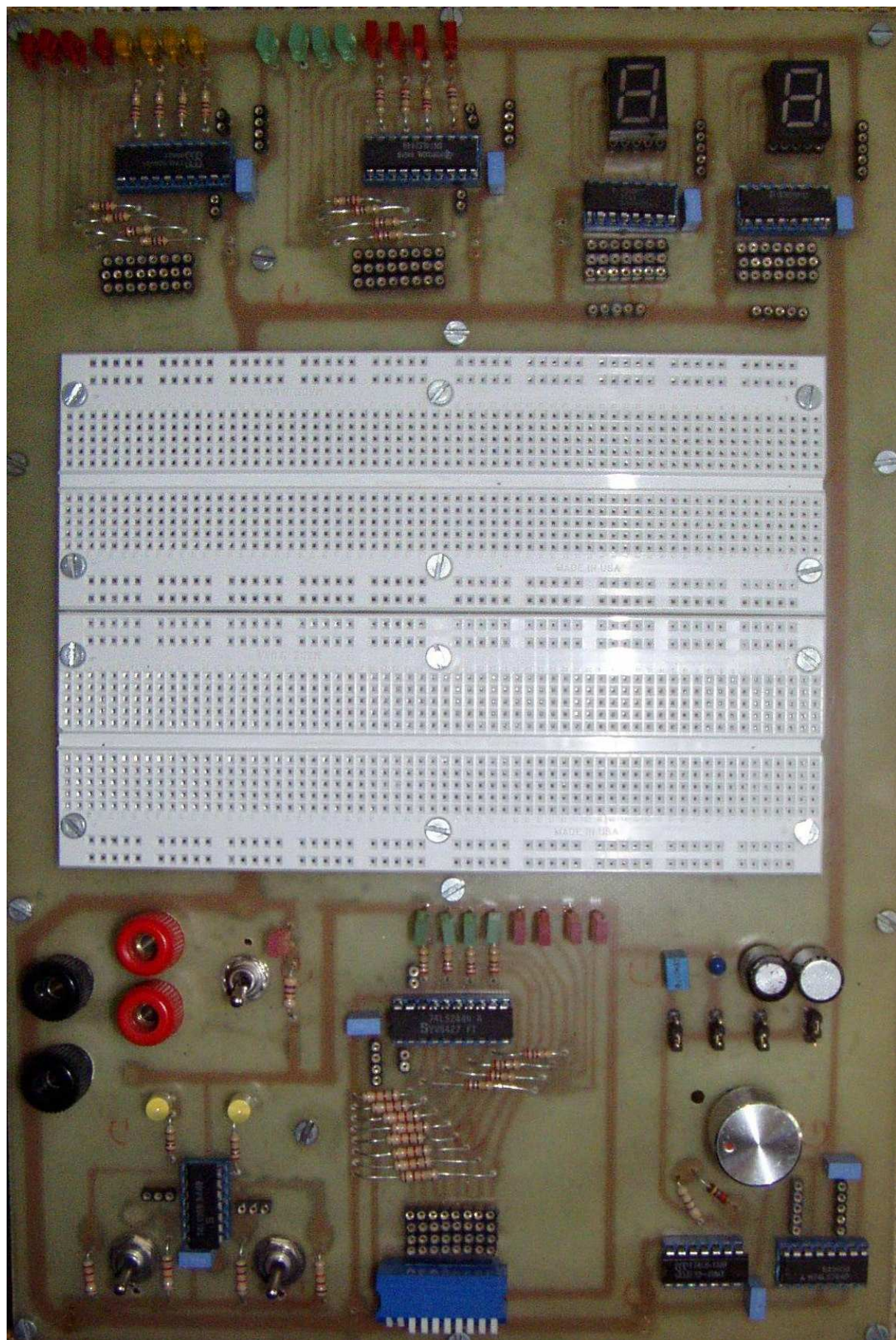


Fig. 5

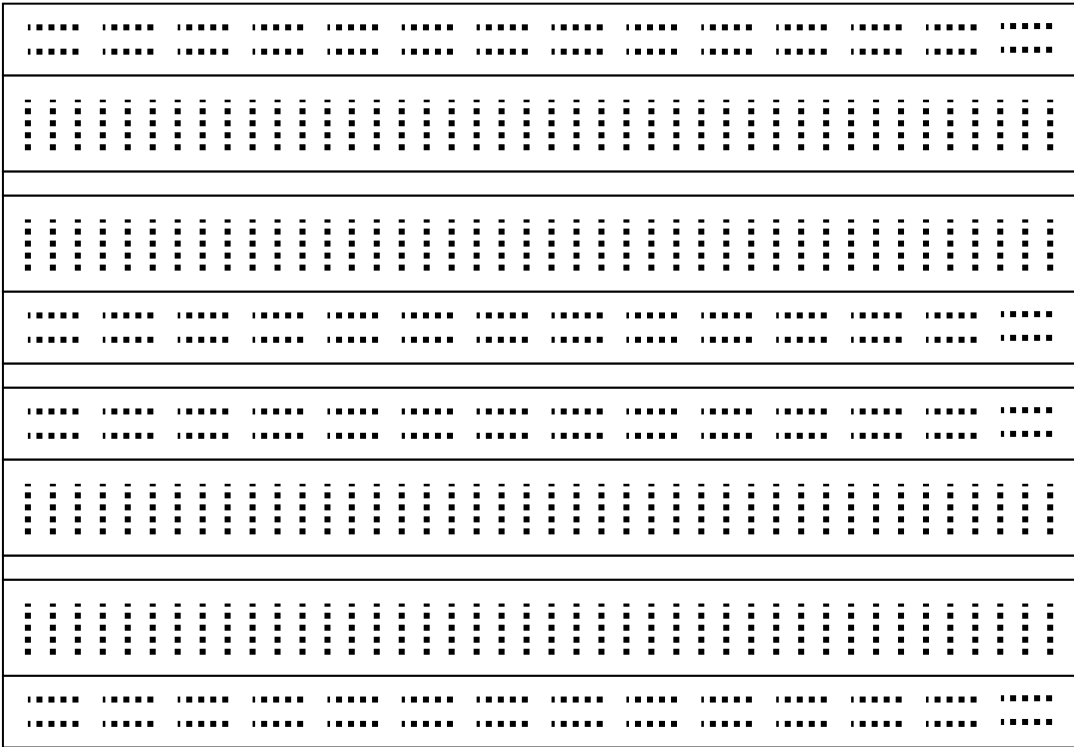
Il circuito da verificare viene assemblato sulla piastra di bread-board, che deve essere preventivamente collegata alla tensione di alimentazione. I circuiti di comando sono nella parte inferiore della piastra, quelli di rilevazione sono nella parte superiore.





16 diodi LED per visualizzare lo stato logico delle uscite del circuito sperimentale in esame

Due visualizzatori a display a LED a sette segmenti



2 interruttori antirimbalo

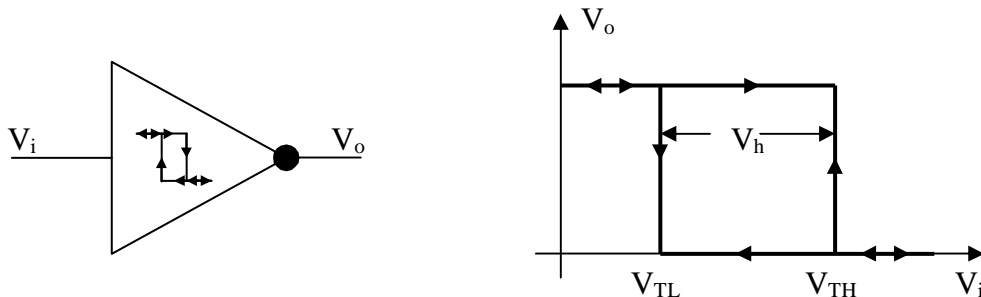
8 interruttori con visualizzazione di stato logico a diodo LED

Generatore di clock con frequenze regolabili da 0,1HZ a 1,7KHz

## 2. – Generatore di clock

### 2.1. – Porte a trigger di Schmitt

Le porte a trigger di Schmitt, o con isteresi, hanno due soglie di commutazione distinte,  $V_{TL}$  e  $V_{TH}$ . Si esamina il caso di un inverter a trigger di Schmitt.

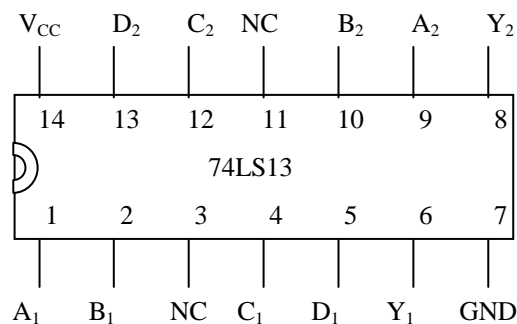


- Se  $V_i < V_{TL} \Rightarrow$  l'ingresso viene riconosciuto sicuramente basso  $\Rightarrow V_o = V_{OH}$
- Se  $V_i > V_{TH} \Rightarrow$  l'ingresso viene riconosciuto sicuramente alto  $\Rightarrow V_o = V_{OL}$
- Se  $V_{TL} < V_i < V_{TH} \Rightarrow$  è riconosciuto lo stato precedente d'ingresso  $\Rightarrow$  l'uscita rimane nello stato precedente

La quantità  $V_h = V_{TH} - V_{TL}$  viene detta ampiezza dell'isteresi.

Le porte utilizzate per il generatore di clock sono le porte TTL 74LS13, integrato che contiene due porte NAND a quattro ingressi a trigger di Schmitt.

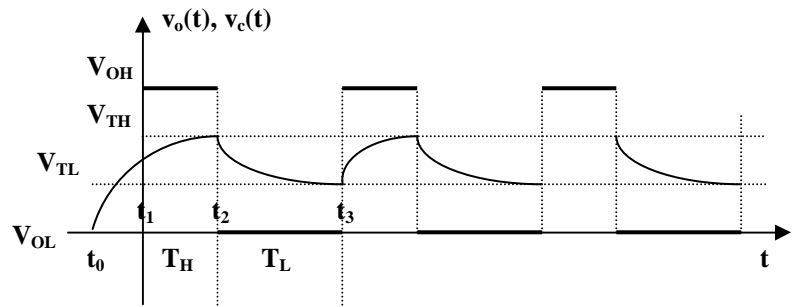
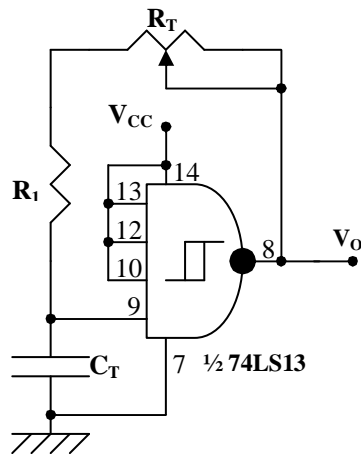
Per esse si ha:  $V_{TL} = 0,8V$  e  $V_{TH} = 1,6V$



### 2.2. – Astabile con porte a trigger di Schmitt (74LS13)

Nella configurazione di figura, l'uscita  $V_o$  dipende solo dallo stato dell'ingresso pin 9; se tale ingresso è riconosciuto basso  $V_o = V_{OH}$ , se è riconosciuto alto  $V_o = V_{OL}$ .

Nell'istante in cui si alimenta il circuito ( $t = t_0$ ), la capacità è scarica e l'ingresso 9 risulta a potenziale di massa (livello d'ingresso basso): l'uscita si porta a livello alto. La capacità inizia a caricarsi, con costante di tempo  $\tau = RC$ , verso la tensione  $V_{OH}$ .



Quando la tensione  $V_C$  uguaglia la tensione  $V_{TH}$  l'ingresso 9 viene riconosciuto alto, l'uscita commuta dallo stato alto ( $V_{OH}$ ) allo stato basso ( $V_{OL}$ ) e la capacità, con la stessa costante di tempo, partendo dalla tensione  $V_{TH}$ , inizia a scaricarsi tendendo al valore  $V_{OL}$ .

Quando, scaricandosi la capacità, la tensione  $V_C$  uguaglia il valore  $V_{TL}$ , l'ingresso 9 viene riconosciuto basso, l'uscita commuta dallo stato basso ( $V_{OL}$ ) allo stato alto ( $V_{OH}$ ) e la capacità, partendo dalla tensione  $V_{TL}$ , inizia a caricarsi verso ( $V_{OH}$ ).

Quando, caricandosi la capacità, la tensione  $V_C$  uguaglia il valore  $V_{TH}$  l'ingresso 9 viene riconosciuto alto, l'uscita commuta dallo stato alto ( $V_{OH}$ ) allo stato basso ( $V_{OL}$ ) e la capacità, con la stessa costante di tempo, partendo dalla tensione  $V_{TH}$ , si carica verso il valore  $V_{OL}$ , e il ciclo si ripete.

In uscita si ha un'onda rettangolare di periodo  $T = T_H + T_L$ .

#### - Calcolo di $T_H$

Equazione di carica della capacità con  $t_1 = 0$  e  $\tau = RC$ :

$$V_C(t) = V_f + (V_i - V_C)e^{-\frac{t-t_1}{\tau}} = V_{OH} + (V_{TL} - V_{OH})e^{-\frac{t}{\tau}}$$

Al tempo  $t = t_2$  la tensione  $V_C$  raggiunge il valore  $V_{TH}$ , l'uscita commuta da  $V_{OH}$  a  $V_{OL}$  interrompendo la carica della capacità. Tenendo conto che  $T_H = t_2 - t_1 = t_2$  e imponendo che  $V_C(t_2) = V_{TH}$ , si calcola il semiperiodo  $T_H$ :

$$V_C(t_2) = V_{OH} + (V_{TL} - V_{OH})e^{-\frac{t_2}{\tau}} = V_{OH} + (V_{TL} - V_{OH})e^{-\frac{T_H}{\tau}} = V_{TH} \Rightarrow$$

$$\Rightarrow (V_{TL} - V_{OH})e^{-\frac{T_H}{\tau}} = V_{TH} - V_{OH} \Rightarrow e^{-\frac{T_H}{\tau}} = \frac{V_{OH} - V_{TH}}{V_{OH} - V_{TL}} \Rightarrow$$

$$\Rightarrow -\frac{T_H}{\tau} = \ln \frac{V_{OH} - V_{TH}}{V_{OH} - V_{TL}} \Rightarrow T_H = \tau \ln \frac{V_{OH} - V_{TL}}{V_{OH} - V_{TH}}$$

- Calcolo di  $T_L$

Equazione di carica della capacità con  $\tau = RC$ :

$$V_C(t) = V_f + (V_i - V_C)e^{-\frac{t-t_2}{\tau}} = V_{OL} + (V_{TH} - V_{OL})e^{-\frac{t-t_2}{\tau}}$$

Al tempo  $t = t_3$  la tensione  $V_C$  raggiunge il valore  $V_{TL}$ , l'uscita commuta da  $V_{OL}$  a  $V_{OH}$  interrompendo la carica della capacità. Tenendo conto che  $T_L = t_3 - t_2$  e imponendo che  $V_C(t_3) = V_{TL}$ , si calcola il semiperiodo  $T_L$ :

$$V_C(t_3) = V_{OL} + (V_{TH} - V_{OL})e^{-\frac{t_3-t_2}{\tau}} = V_{OL} + (V_{TH} - V_{OL})e^{-\frac{T_L}{\tau}} = V_{TL} \Rightarrow$$

$$\Rightarrow (V_{TH} - V_{OL})e^{-\frac{T_L}{\tau}} = V_{TL} - V_{OL} \Rightarrow e^{-\frac{T_L}{\tau}} = \frac{V_{TL} - V_{OL}}{V_{TH} - V_{OL}} \Rightarrow$$

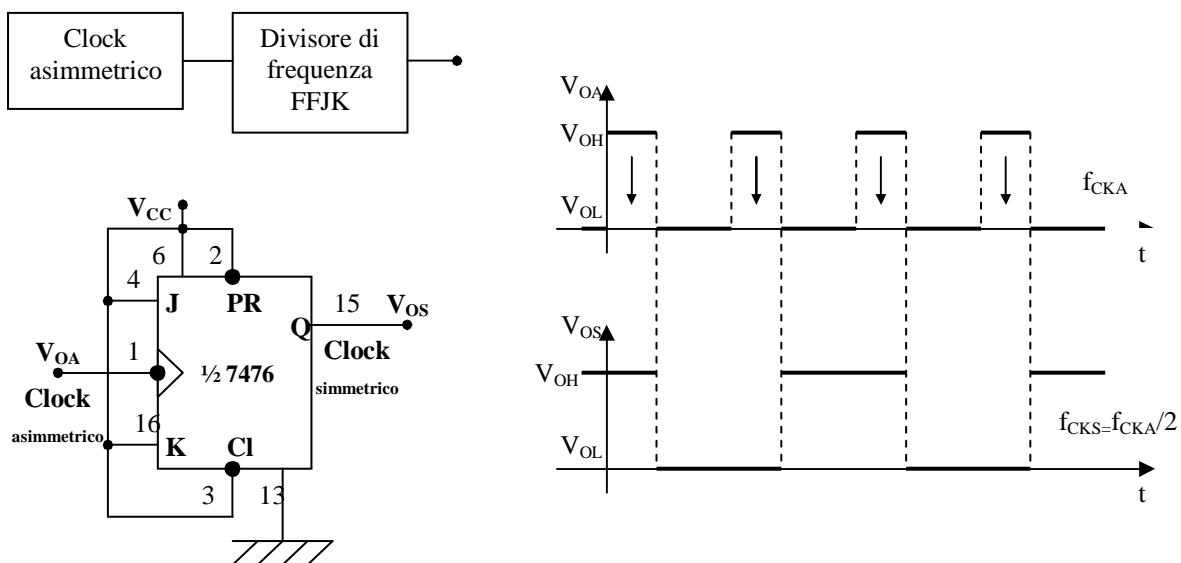
$$\Rightarrow -\frac{T_L}{\tau} = \ln \frac{V_{TL} - V_{OL}}{V_{TH} - V_{OL}} \Rightarrow T_L = \tau \ln \frac{V_{TH} - V_{OL}}{V_{TL} - V_{OL}}$$

Imponendo  $V_{OL} \cong 0V$ ,  $V_{OH} = 2,8V$ ,  $V_{TL} = 0,8V$ ,  $V_{TH} = 1,6V$ , si ha:

$$\ln \frac{V_{OH} - V_{TL}}{V_{OH} - V_{TH}} = \ln \frac{2,8 - 0,8}{2,8 - 1,6} = 0,51 \quad ; \quad \ln \frac{V_{TH} - V_{OL}}{V_{TL} - V_{OL}} = \ln \frac{1,6 - 0}{0,8 - 0} = 0,69$$

$$T_H = 0,51\tau \quad ; \quad T_L = 0,69\tau \quad ; \quad T = T_H + T_L = 0,51\tau + 0,69\tau = 1,2\tau$$

Volendo ottenere un segnale di clock con periodi uguali, si può utilizzare, sull'uscita dell'astabile, un filp-flop JK come divisore di frequenza. Se si utilizza il FFJKPET 74LS76, l'uscita commuterà ogni qual volta sull'ingresso di clock è presente un fronte di discesa.

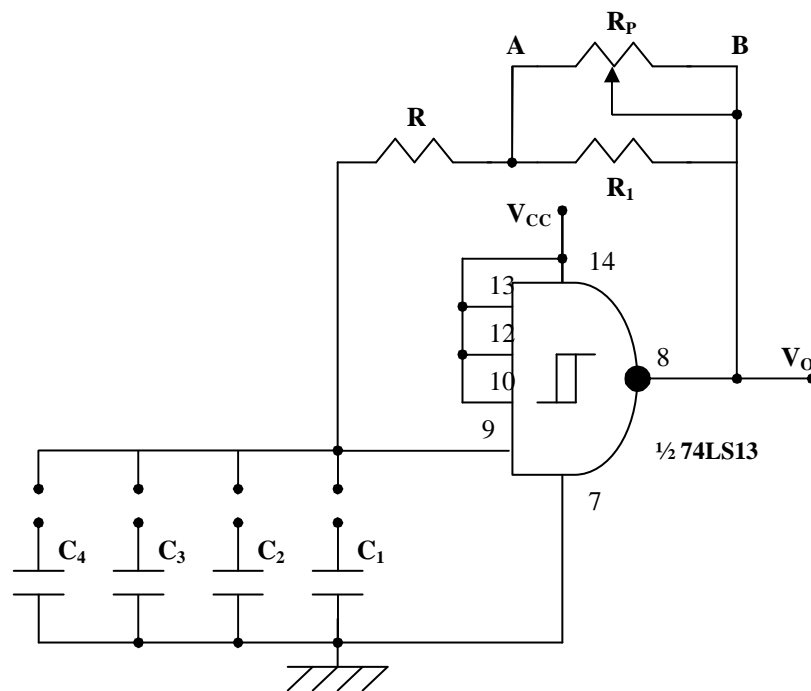


Se si vuole una frequenza di clock  $f_{CK}$ , bisogna dimensionare l'astabile per una frequenza  $2f_{CK}$ .

Volendo un segnale di clock con possibilità di regolazione della frequenza, si può rendere variabile la resistenza del ramo di retroazione, mettendo in serie alla resistenza  $R$  un potenziometro. La soluzione scelta consente di avere un intervallo di variazione limitato e un valore del potenziometro non troppo basso:

$$R_p = KR_p \quad \text{con} \quad K = 0 \div 1 ; K = 0 \Rightarrow \text{cursore in B} ; K = 1 \text{ cursore in A}$$

$$R_{//} = \frac{R_1 \cdot KR_p}{R_1 + KR_p} = \begin{cases} 0 & \text{per } K = 0 \\ R_{1P} = \frac{R_1 \cdot R_p}{R_1 + R_p} & \text{per } K = 1 \end{cases}$$



La costante di tempo è  $\tau = (R + R_{//})C_1$  e assume i valori estremi:

- $\tau_{\min} = RC_1$  per  $K = 0$ , cursore in A
- $\tau_{\max} = (R + R_{1P})C_1$  per  $K = 1$ , cursore in B

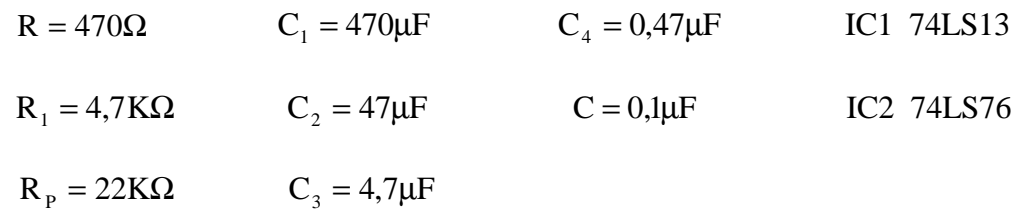
Al  $\tau_{\min}$  corrisponde la massima frequenza dell'intervallo di variazione, al  $\tau_{\max}$  corrisponde la minima frequenza dell'intervallo di variazione.

È anche possibile cambiare l'intervallo cambiando la capacità inserita.

Il circuito completo è riportato nella pagina seguente.

La seconda NAND del 74LS13 viene utilizzata per eliminare dal segnale ogni effetto residuo dei transistori di carica e di scarica della capacità. Il secondo FFJK del 74LS76 viene utilizzato come divisore di frequenza in modo da avere un'uscita addizionale con frequenza dimezzata rispetto alla prima.





### 2.3. - Definizione dei componenti

Si vuole, con  $C_1 = 470\mu\text{F}$ , un intervallo di frequenze  $\frac{f}{2} = 0,1\text{Hz} \div 1\text{Hz} \Rightarrow f = 0,2\text{Hz} \div 2\text{Hz} \Rightarrow 2f = 0,4\text{Hz} \div 4\text{Hz} \Rightarrow$

$$\Rightarrow \begin{cases} 2f_{\min} = 0,4\text{Hz} \Rightarrow T_{\text{MAX}} = 2,5\text{s} \\ 2f_{\text{MAX}} = 4\text{Hz} \Rightarrow T_{\min} = 0,25\text{s} \end{cases}$$

$$T_{\text{MAX}} = 1,2\tau_{\text{MAX}} \Rightarrow \tau_{\text{MAX}} = \frac{T_{\text{MAX}}}{1,2} = \frac{2,5}{1,2} = 2,083\text{s} \quad \text{con} \quad \tau_{\text{MAX}} = (R + R_{\text{IP}})C_1$$

$$T_{\min} = 1,2\tau_{\min} \Rightarrow \tau_{\min} = \frac{T_{\min}}{1,2} = \frac{0,25}{1,2} = 0,2083\text{s} \quad \text{con} \quad \tau_{\min} = RC_1$$

Si calcola il valore di R:

$$RC_1 = \tau_{\min} \Rightarrow R = \frac{\tau_{\min}}{C_1} = \frac{0,2083}{470 \cdot 10^{-6}} = 443\Omega \rightarrow 470\Omega$$

Si calcolano i valori di  $R_1$  e  $R_p$ :

$$(R + R_{\text{IP}})C_1 = \tau_{\text{MAX}} \Rightarrow R_{\text{IP}} = \frac{\tau_{\text{MAX}}}{C_1} - R = \frac{2,083}{470 \cdot 10^{-6}} - 470 = 3,96\text{K}\Omega$$

$$R_{\text{IP}} = \frac{R_1 \cdot R_p}{R_1 + R_p} \Rightarrow R_{\text{IP}}R_1 + R_{\text{IP}}R_p = R_1R_p \Rightarrow -R_{\text{IP}}R_1 + R_1R_p = R_{\text{IP}}R_p \Rightarrow$$

$$\Rightarrow R_1 = \frac{R_{\text{IP}} \cdot R_p}{R_p - R_{\text{IP}}} \Rightarrow \text{deve risultare } R_p - R_{\text{IP}} > 0 \Rightarrow R_p > R_{\text{IP}}$$

Ponendo  $R_p = 22\text{K}\Omega$ , si ha:

$$R_1 = \frac{R_{\text{IP}} \cdot R_p}{R_p - R_{\text{IP}}} = \frac{3,96 \cdot 10^3 \cdot 22 \cdot 10^3}{22 \cdot 10^3 - 3,96 \cdot 10^3} = 4,83\text{K}\Omega \rightarrow 4,7\text{K}\Omega$$

$$R_{\text{IP}} = \frac{R_1 \cdot R_p}{R_1 + R_p} = \frac{4,7 \cdot 10^3 \cdot 22 \cdot 10^3}{4,7 \cdot 10^3 + 22 \cdot 10^3} = 3,87\text{K}\Omega \quad \text{valore più che accettabile.}$$

Con i valori utilizzati ( $R = 470\Omega$ ,  $R_1 = 4,7\text{K}\Omega$ ,  $R_p = 22\text{K}\Omega$ ), si ha:

$$R_{\min} = 470\Omega \quad ; \quad R_{\text{MAX}} = R + R_{\text{IP}} = 470 + 3,87 \cdot 10^3 = 4,34\text{K}\Omega \quad ; \quad R_{\text{IP}} = 3,87\text{K}\Omega$$

Intervallo di frequenze che si coprono con la capacità  $C_1 = 470\mu\text{F}$ :

$$\tau_{\min} = RC_1 = 470 \cdot 470 \cdot 10^{-6} = 0,221s \Rightarrow \begin{cases} T_{\min} = 1,2\tau_{\min} = 0,2652s \\ 2f_{\max} = \frac{1}{T_{\min}} = \frac{1}{0,2652} = 3,77Hz \end{cases}$$

$$\tau_{\max} = (R + R_{\max})C_1 = 4,34 \cdot 10^3 \cdot 470 \cdot 10^{-6} = 2,04s \Rightarrow \begin{cases} T_{\max} = 1,2\tau_{\max} = 2,448s \\ 2f_{\min} = \frac{1}{T_{\max}} = \frac{1}{2,448} = 0,408Hz \end{cases}$$

$$f_{\min} = \frac{2f_{\min}}{2} = \frac{0,408}{2} = 0,204Hz ; f_{\max} = \frac{2f_{\max}}{2} = \frac{3,77}{2} = 1,885Hz ; \Delta f_1 = 0,204Hz \div 1,885Hz$$

$$\frac{f_{\min}}{2} = \frac{0,204}{2} = 0,102Hz ; \frac{f_{\max}}{2} = \frac{1,885}{2} = 0,942Hz ; \Delta\left(\frac{f_1}{2}\right) = 0,102Hz \div 0,942Hz$$

Se si cambia la capacità con una il cui valore sta con quello della capacità  $C_1$  in un rapporto di 10, tutti i valori in cui compare la capacità varieranno di un valore 10, e gli intervalli delle frequenze incrementeranno di 10 volte. Prendendo valori delle capacità che stanno tra loro in un rapporto di 10, si ha:

$$C_2 = \frac{C_1}{10} = \frac{470 \cdot 10^{-6}}{10} = 47\mu F ; C_3 = \frac{C_2}{10} = \frac{47 \cdot 10^{-6}}{10} = 4,7\mu F ; C_4 = \frac{C_3}{10} = \frac{4,7 \cdot 10^{-6}}{10} = 0,47\mu F$$

Intervallo di frequenze che si coprono con la capacità  $C_2 = 47\mu F$ :

$$\tau_{\min} = RC_1 = 470 \cdot 47 \cdot 10^{-6} = 22,1ms \Rightarrow \begin{cases} T_{\min} = 1,2\tau_{\min} = 26,52ms \\ 2f_{\max} = \frac{1}{T_{\min}} = \frac{1}{26,52 \cdot 10^{-3}} = 37,7Hz \end{cases}$$

$$\tau_{\max} = (R + R_{\max})C_1 = 4,34 \cdot 10^3 \cdot 47 \cdot 10^{-6} = 0,204s \Rightarrow \begin{cases} T_{\max} = 1,2\tau_{\max} = 0,2448s \\ 2f_{\min} = \frac{1}{T_{\max}} = \frac{1}{0,2448} = 4,08Hz \end{cases}$$

$$f_{\min} = \frac{2f_{\min}}{2} = \frac{4,08}{2} = 2,04Hz ; f_{\max} = \frac{2f_{\max}}{2} = \frac{37,7}{2} = 18,85Hz ; \Delta f_2 = 2,04Hz \div 18,85Hz$$

$$\frac{f_{\min}}{2} = \frac{2,04}{2} = 1,02Hz ; \frac{f_{\max}}{2} = \frac{18,85}{2} = 9,42Hz ; \Delta\left(\frac{f_2}{2}\right) = 1,02Hz \div 9,42Hz$$

Intervallo di frequenze che si coprono con la capacità  $C_3 = 4,7\mu F$ :

$$\tau_{\min} = RC_1 = 470 \cdot 4,7 \cdot 10^{-6} = 2,21ms \Rightarrow \begin{cases} T_{\min} = 1,2\tau_{\min} = 2,652ms \\ 2f_{\max} = \frac{1}{T_{\min}} = \frac{1}{2,652 \cdot 10^{-3}} = 377Hz \end{cases}$$

$$\tau_{MAX} = (R + R_{MAX})C_1 = 4,34 \cdot 10^3 \cdot 4,7 \cdot 10^{-6} = 20,4ms \Rightarrow \begin{cases} T_{MAX} = 1,2\tau_{MAX} = 24,48ms \\ 2f_{min} = \frac{1}{T_{MAX}} = \frac{1}{24,48 \cdot 10^{-3}} = 40,8Hz \end{cases}$$

$$f_{min} = \frac{2f_{min}}{2} = \frac{40,8}{2} = 20,4Hz ; f_{MAX} = \frac{2f_{MAX}}{2} = \frac{377}{2} = 188,5Hz ; \Delta f_3 = 20,4Hz \div 188,5Hz$$

$$\frac{f_{min}}{2} = \frac{20,4}{2} = 10,2Hz ; \frac{f_{MAX}}{2} = \frac{188,5}{2} = 94,2Hz ; \Delta\left(\frac{f_3}{2}\right) = 10,2Hz \div 94,2Hz$$

Intervallo di frequenze che si coprono con la capacità  $C_4 = 0,47\mu F$ :

$$\tau_{min} = RC_1 = 470 \cdot 0,47 \cdot 10^{-6} = 0,221ms \Rightarrow \begin{cases} T_{min} = 1,2\tau_{min} = 0,2652ms \\ 2f_{MAX} = \frac{1}{T_{min}} = \frac{1}{0,2652 \cdot 10^{-3}} = 3,77KHz \end{cases}$$

$$\tau_{MAX} = (R + R_{MAX})C_1 = 4,34 \cdot 10^3 \cdot 0,47 \cdot 10^{-6} = 2,04ms \Rightarrow \begin{cases} T_{MAX} = 1,2\tau_{MAX} = 2,448ms \\ 2f_{min} = \frac{1}{T_{MAX}} = \frac{1}{2,448 \cdot 10^{-3}} = 408Hz \end{cases}$$

$$f_{min} = \frac{2f_{min}}{2} = \frac{408}{2} = 204Hz ; f_{MAX} = \frac{2f_{MAX}}{2} = \frac{3,77 \cdot 10^3}{2} = 1,885KHz ; \Delta f_4 = 204Hz \div 1,885KHz$$

$$\frac{f_{min}}{2} = \frac{204}{2} = 102Hz ; \frac{f_{MAX}}{2} = \frac{188,5}{2} = 94,2Hz ; \Delta\left(\frac{f_4}{2}\right) = 102Hz \div 94,2Hz$$

Riassumendo, le portate teoriche sono:

$$C_1 = 470\mu F ; \Delta\left(\frac{f_1}{2}\right) = 0,102Hz \div 0,942Hz ; \Delta f_1 = 0,204Hz \div 1,885Hz$$

$$C_2 = 47\mu F ; \Delta\left(\frac{f_2}{2}\right) = 1,02Hz \div 9,42Hz ; \Delta f_2 = 2,04Hz \div 18,85Hz$$

$$C_3 = 4,7\mu F ; \Delta\left(\frac{f_3}{2}\right) = 10,2Hz \div 94,2Hz ; \Delta f_3 = 20,4Hz \div 188,5Hz$$

$$C_4 = 0,47\mu F ; \Delta\left(\frac{f_4}{2}\right) = 102Hz \div 942Hz ; \Delta f_4 = 204Hz \div 1885Hz$$

In tale modo si coprono tutte le frequenze **da 0,1Hz a 1885Hz**.

Le misure effettuate sul circuito danno i seguenti valori:



$$C_1 = 470\mu\text{F} \quad ; \quad \Delta\left(\frac{f_1}{2}\right) = 0,1\text{Hz} \div 1\text{Hz} \quad ; \quad \Delta f_1 = 0,2\text{Hz} \div 2\text{Hz}$$

$$C_2 = 47\mu\text{F} \quad ; \quad \Delta\left(\frac{f_2}{2}\right) = 0,6\text{Hz} \div 8,7\text{Hz} \quad ; \quad \Delta f_2 = 1,1\text{Hz} \div 17,5\text{Hz}$$

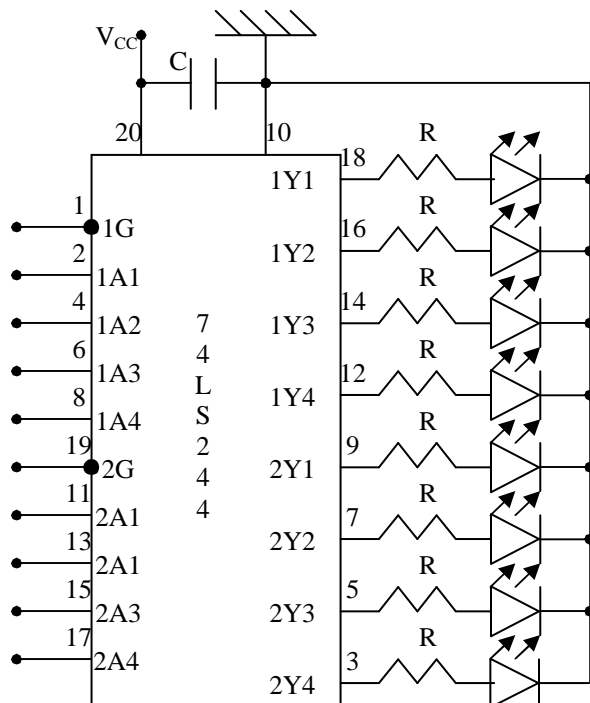
$$C_3 = 4,7\mu\text{F} \quad ; \quad \Delta\left(\frac{f_3}{2}\right) = 6,4\text{Hz} \div 108\text{Hz} \quad ; \quad \Delta f_3 = 12,6\text{Hz} \div 217\text{Hz}$$

$$C_4 = 0,47\mu\text{F} \quad ; \quad \Delta\left(\frac{f_4}{2}\right) = 66\text{Hz} \div 1030\text{Hz} \quad ; \quad \Delta f_4 = 132\text{Hz} \div 2060\text{Hz}$$

Con  $V_{\text{OH}} = 2,8\text{V}$  ,  $V_{\text{OL}} \cong 0\text{V}$  ,  $V_{\text{CC}} = 4,69\text{V}$  .

### 3. – Visualizzatore di stato logico a diodi LED

Per pilotare i diodi LED si utilizza l'integrato 74LS244, che è un circuito pilota per 8 bus-line. Il circuito è il seguente:



La capacità  $C = 0,1\mu\text{F}$  cortocircuita a massa i rumori che potrebbero propagarsi attraverso l'alimentazione.

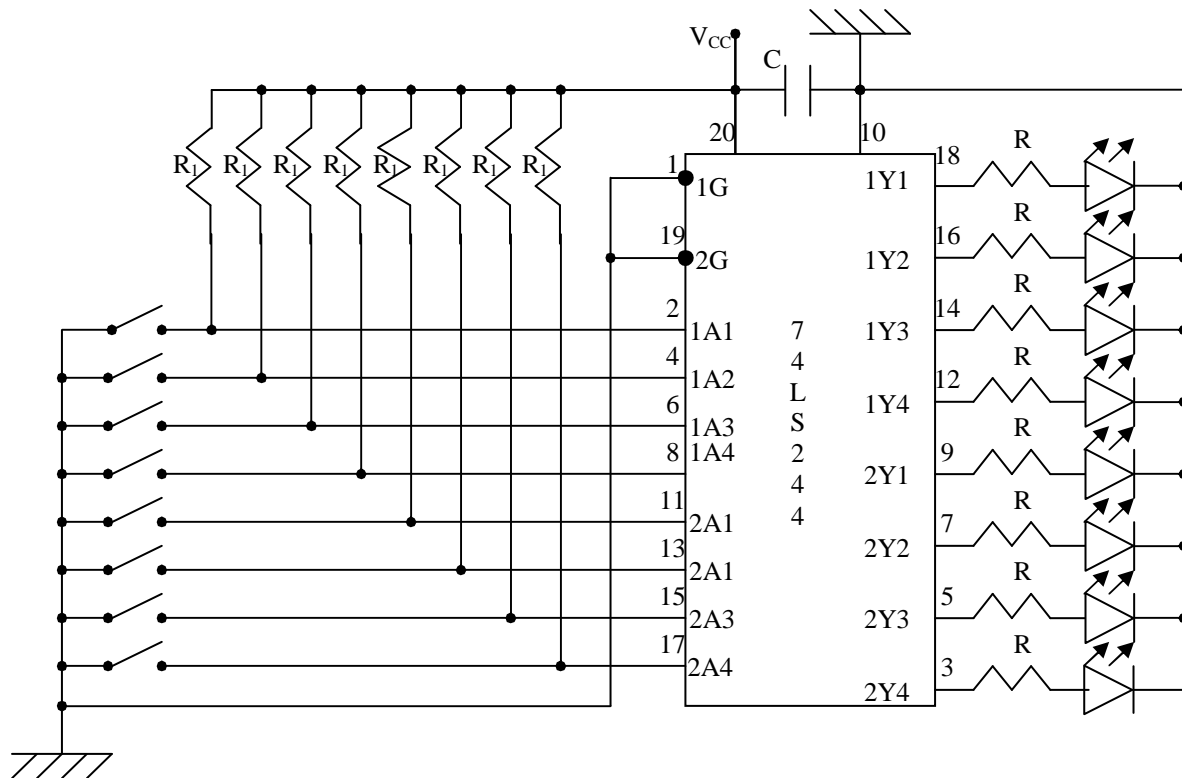
Assumendo  $V_{OH} = 3,3\text{V}$ ,  $V_F = 2\text{V}$ ,  $I_F = 5\text{mA}$ , si calcola il valore di R:

$$R = \frac{V_{OH} - V_F}{I_F} = \frac{3,3 - 2}{5 \cdot 10^{-3}} = 260\Omega \rightarrow 270\Omega$$

Per il quale si utilizza il valore commerciale di  $270\Omega$ .

Il 74LS244 è dotato degli ingressi di abilitazione  $\overline{1G}$  (pin 1), che abilita i primi quattro driver (pin 2, 3, 6, 8), e  $\overline{2G}$  (pin 19), che abilita i secondi quattro driver (pin 11, 13, 15, 17). Tali ingressi sono attivi a livello basso, ossia per utilizzare il visualizzatore a LED bisogna collegare a massa  $\overline{1G}$  e  $\overline{2G}$ . Poiché gli ingressi non utilizzati sono interpretati come ingressi a livello alto e ciò provoca la loro accensione. Per spegnere i LED non utilizzati bisogna collegare a massa gli ingressi di tali LED.

#### 4. – Interruttori di stato logico d'ingresso con visualizzazione dello stato logico mediante LED



$$R = 270\Omega$$

$$R_1 = 12K\Omega$$

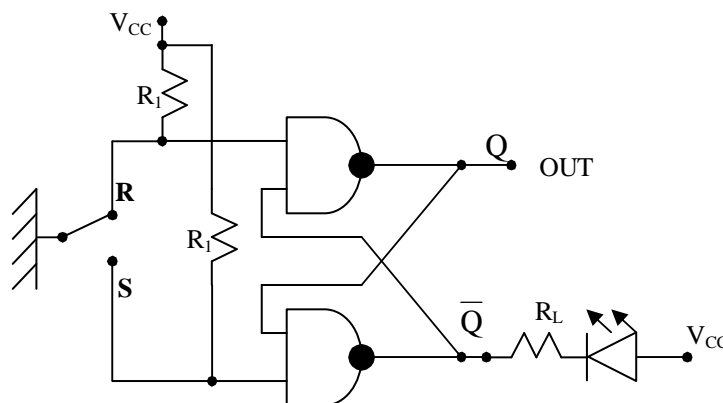
Per il corretto funzionamento del circuito gli ingressi di abilitazione  $1\overline{G}$  e  $2\overline{G}$  devono essere collegati a massa.

## 5. – Interruttori antirimbalo

Aprendo e chiudendo un interruttore meccanico, si possono generare degli impulsi indesiderati che verrebbero interpretati, dal circuito pilotato, come effettive aperture e chiusure dell'interruttore, con conseguente malfunzionamento del circuito stesso.

Questo inconveniente incide, in modo fortemente negativo, sui circuiti sequenziali.

Se si utilizza un deviatore (come interruttore) il circuito antirimbalo può essere realizzato da due porte NAND a due ingressi in configurazione di FFSR, come in figura.



Il LED acceso indica che sull'uscita è presente un livello logico alto, se spento un livello logico basso.

Se si commuta il deviatore nella posizione **R**, si ha:

$$\begin{cases} R = 0 \\ S = 1 \end{cases} \Rightarrow \begin{cases} Q = 1 \\ \bar{Q} = 0 \end{cases} \Rightarrow \text{LED acceso}$$

Anche se per effetto del rimbalzo meccanico **S** si porta a zero, non si ha commutazione dell'uscita, in quanto la combinazione  $\begin{cases} R = 0 \\ S = 1 \end{cases}$  è quella di memoria, ossia l'uscita mantiene lo stato precedente ( $Q=1$ ).

Perché l'uscita commuti da 1 a 0 bisogna spostare il deviatore nella posizione **S**:

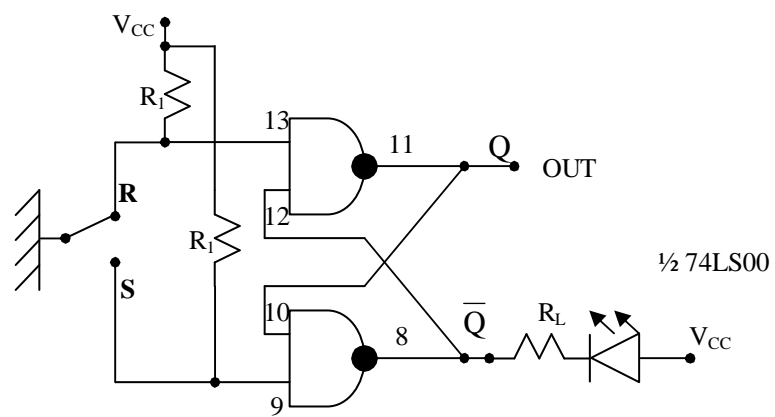
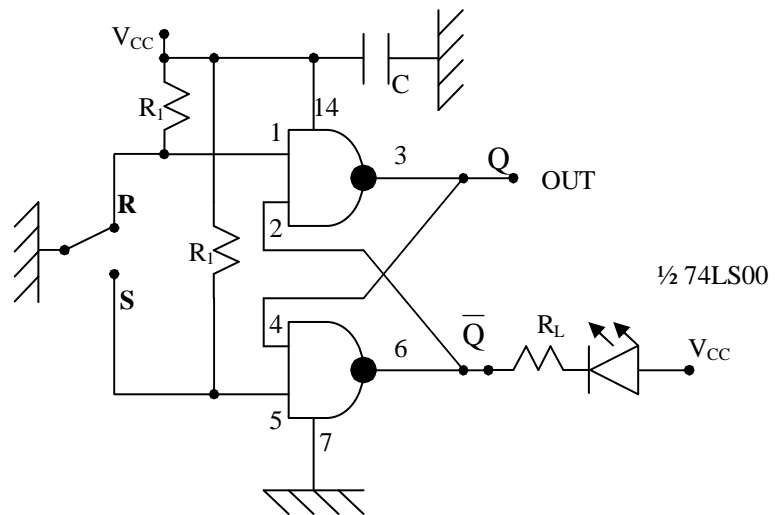
$$\begin{cases} R = 1 \\ S = 0 \end{cases} \Rightarrow \begin{cases} Q = 0 \\ \bar{Q} = 1 \end{cases} \Rightarrow \text{LED spento}$$

Anche in questo caso il rimbalzo meccanico del deviatore non ha alcun effetto sull'uscita.

Per la realizzazione del circuito si utilizza un integrato TTL 74LS00, che contiene 4 porte NAND a 2 ingressi.

Utilizzando tutte e quattro le porte si realizzano due interruttori antirimbalo, secondo lo schema seguente.



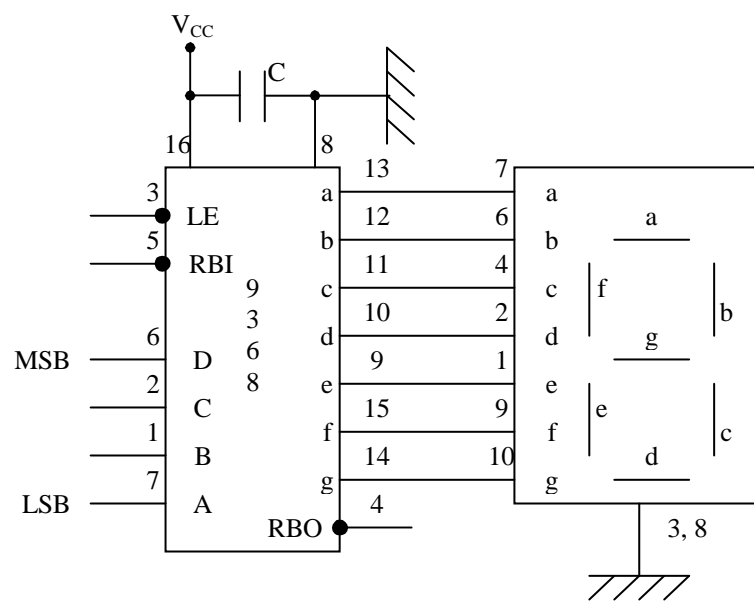


$$R_1 = 12K\Omega$$

$$R_L = 270\Omega$$

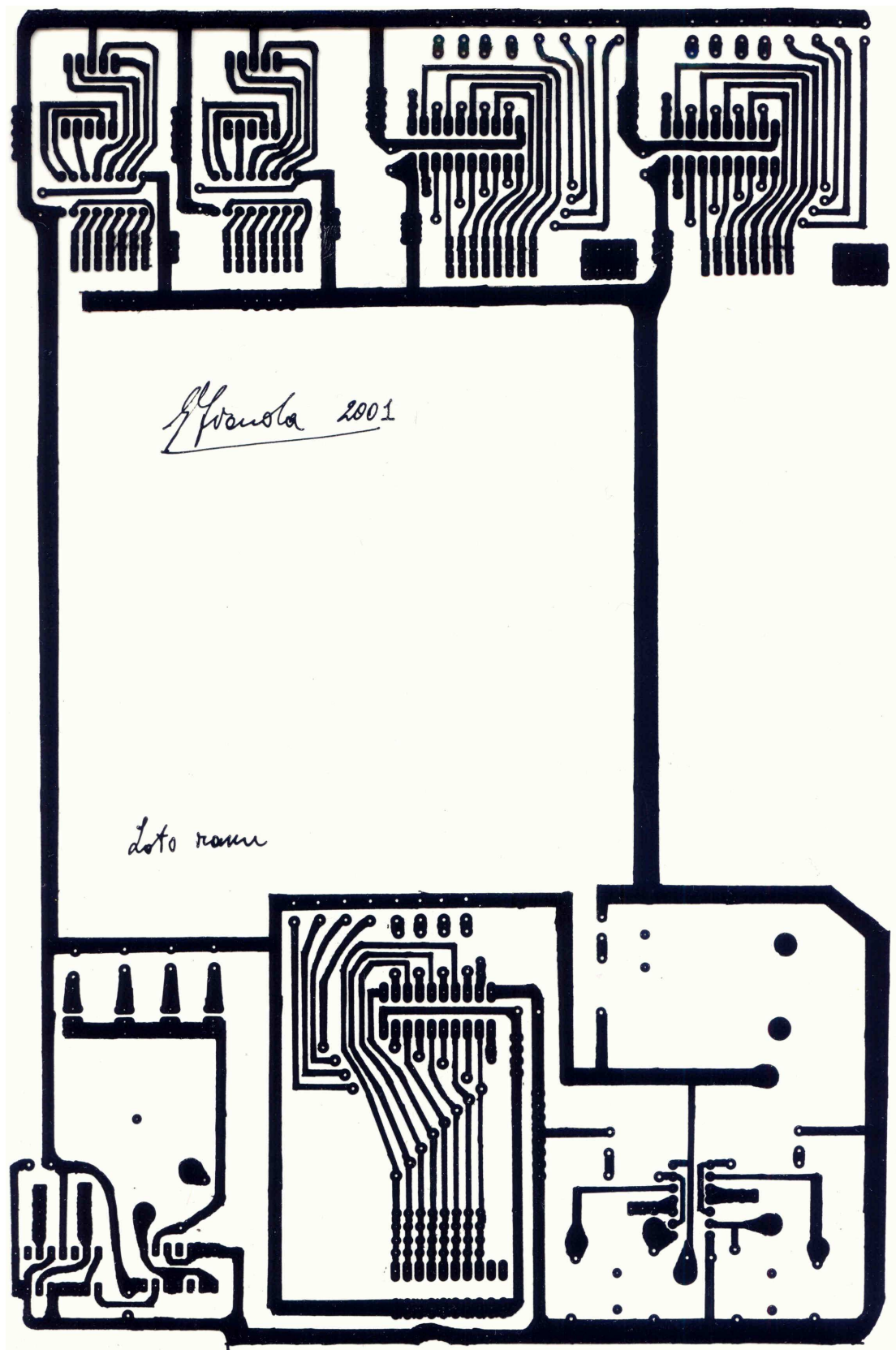
## 6. – doppio visualizzatore con display a LED a 7 segmenti

Si utilizza il decoder driver LATCH esadecimale 7 segmenti a 4 bit 9368. tale circuito, a livello alto, è in grado di erogare una corrente di 19mA e pilotare direttamente un display a LED a 7 segmenti; è in grado di visualizzare il codice esadecimale; portando alto l'ingresso LE (latch enable) è possibile memorizzare in uscita l'ultimo valore, indipendentemente dal valore d'ingresso; pilota display a catodo comune. Il circuito è il seguente.



Il secondo visualizzatore con display a LED a 7 segmenti è la replica del primo  
Per il corretto funzionamento del visualizzatore bisogna collegare l'ingresso LE a massa.

6. – Circuito stampato della piastra sperimentale



## 7. - Componenti, resistenze, condensatori, circuiti integrati per la realizzazione della piastra

Interruttori di comando		
Descrizione	Quantità	Note
Circuito integrato TTL 74LS244	1	8 Bus line driver
Miniswitch x 8 o x 10	1	Da circuito stampato
R di $270\Omega$	8	
$R_1$ di $12K\Omega$	8	
C di $100nF$	1	Poliestere o a disco
Diodo LED	8	
Zoccolo 20 pin	2	
Contatti a tulipano	40	

Visualizzatore a 16 diodi LED		
Descrizione	Quantità	Note
Circuito integrato TTL 74LS244	2	8 Bus line driver
R di $270\Omega$	16	
Diodo LED	16	
C di $100nF$	1	Poliestere o a disco
Zoccolo 20 pin	2	
Contatti a tulipano	60	

Due interruttori privi di rimbalzo		
Descrizione	Quantità	Note
Circuito integrato TTL 74LS00	1	4 NAND a 2 ingressi
R di $12K\Omega$	4	
$R_L$ di $270\Omega$	2	
C di $100nF$	1	Poliestere o a disco
Deviatori miniatura	2	Da pannello
Zoccolo 14 pin	1	
Contatti a tulipano	6	

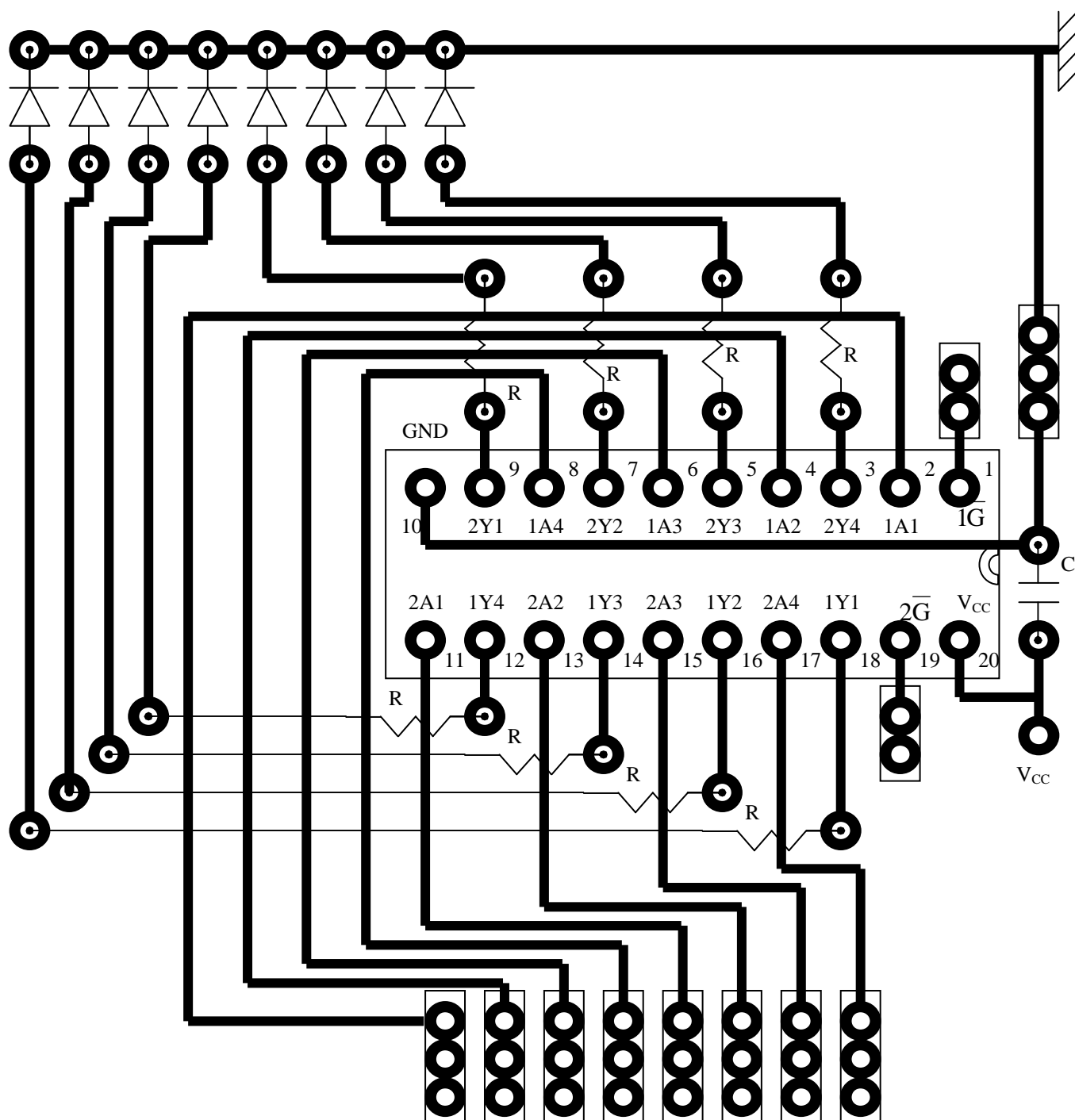


Generatore di clock		
Descrizione	Quantità	Note
Circuito integrato TTL 74LS13	1	2 NAND a 4 ingressi a trigger di Schmitt
Circuito integrato TTL 74LS76	1	2 FFJKNET (master slave)
Zoccolo 14 pin	1	
Zoccolo 16 pin	1	
R <sub>1</sub> di 470Ω	1	
R <sub>2</sub> di 4,7KΩ	1	
R <sub>P</sub> di 22KΩ	1	Potenziometro lineare
C <sub>1</sub> di 470μF	1	Elettrolitico verticale
C <sub>2</sub> di 47μF	1	Elettrolitico verticale
C <sub>3</sub> di 4,7μF	1	Elettrolitico verticale
C <sub>4</sub> di 0,47μF	1	Elettrolitico verticale
C di 100nF	2	Poliestere o a disco
Contatti a tulipano	10	
Ponticelli	4	

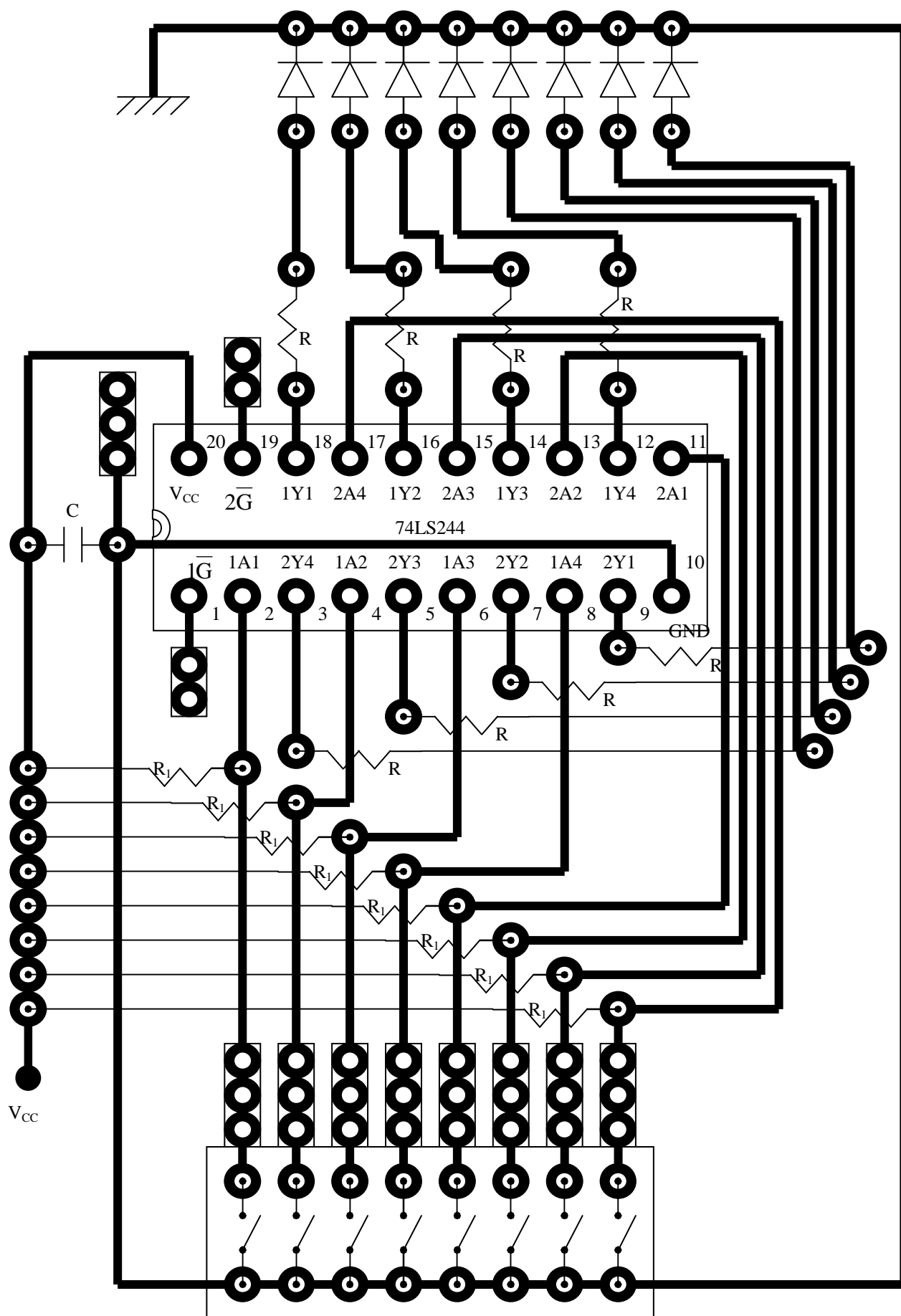
Visualizzatori a display a LED a 7 segmenti		
Descrizione	Quantità	Note
Circuito integrato 9368	2	decoder driver LATCH esadecimale 7 segmenti a 4 bit
Zoccolo 16 pin	2	
Display 7 segmenti K comune	2	Serie FND500
C di 100nF	2	Poliestere o a disco
Contatti a tulipano	52	

## 8. – Sbroglio del circuito

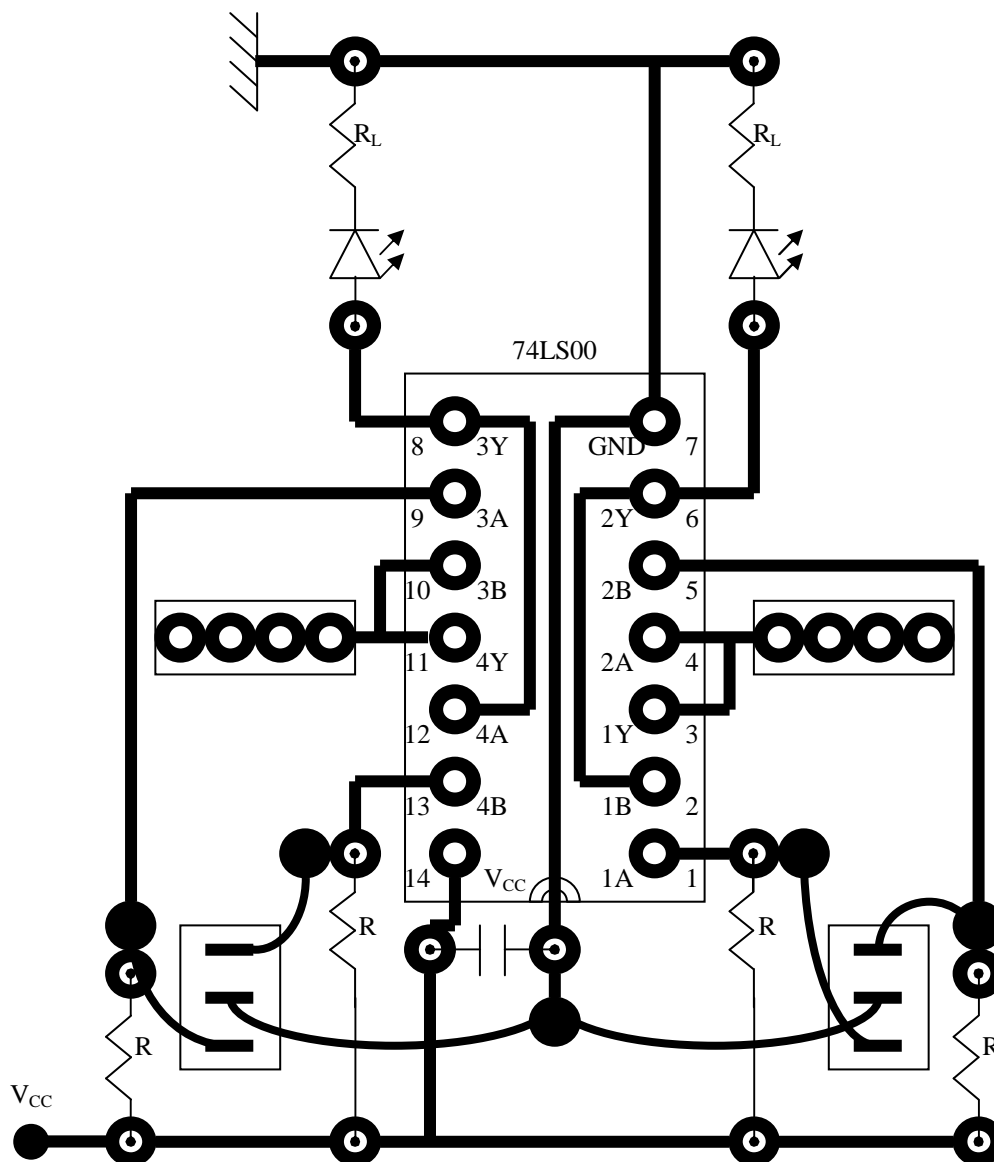
### 8.1. – Visualizzatore di stato logico a 8 diodi LED



## 8.2. – Interruttori con visualizzazione dello stato logico a diodi LED

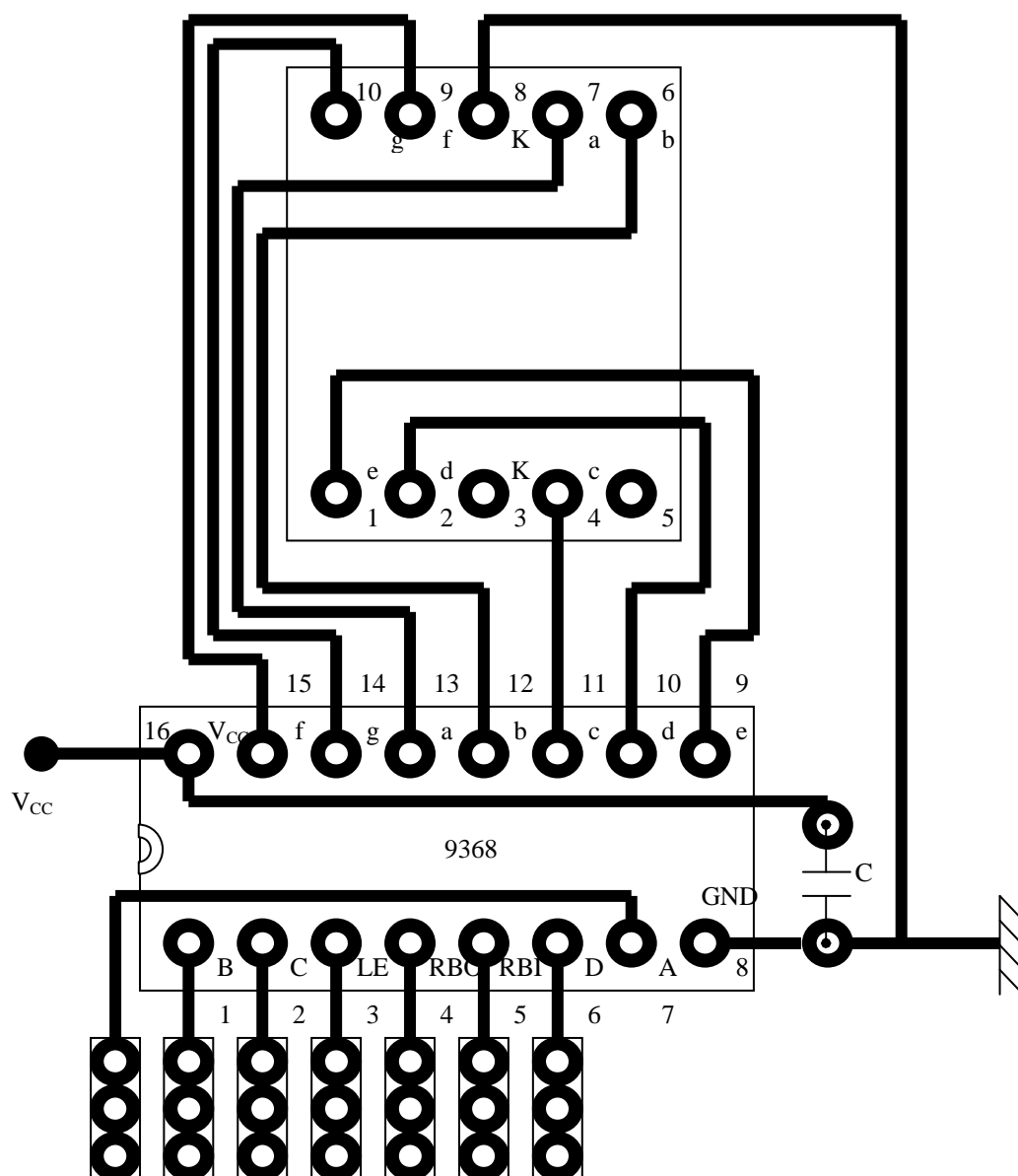


### 8.3. – Interruttori privi di rimbalzo

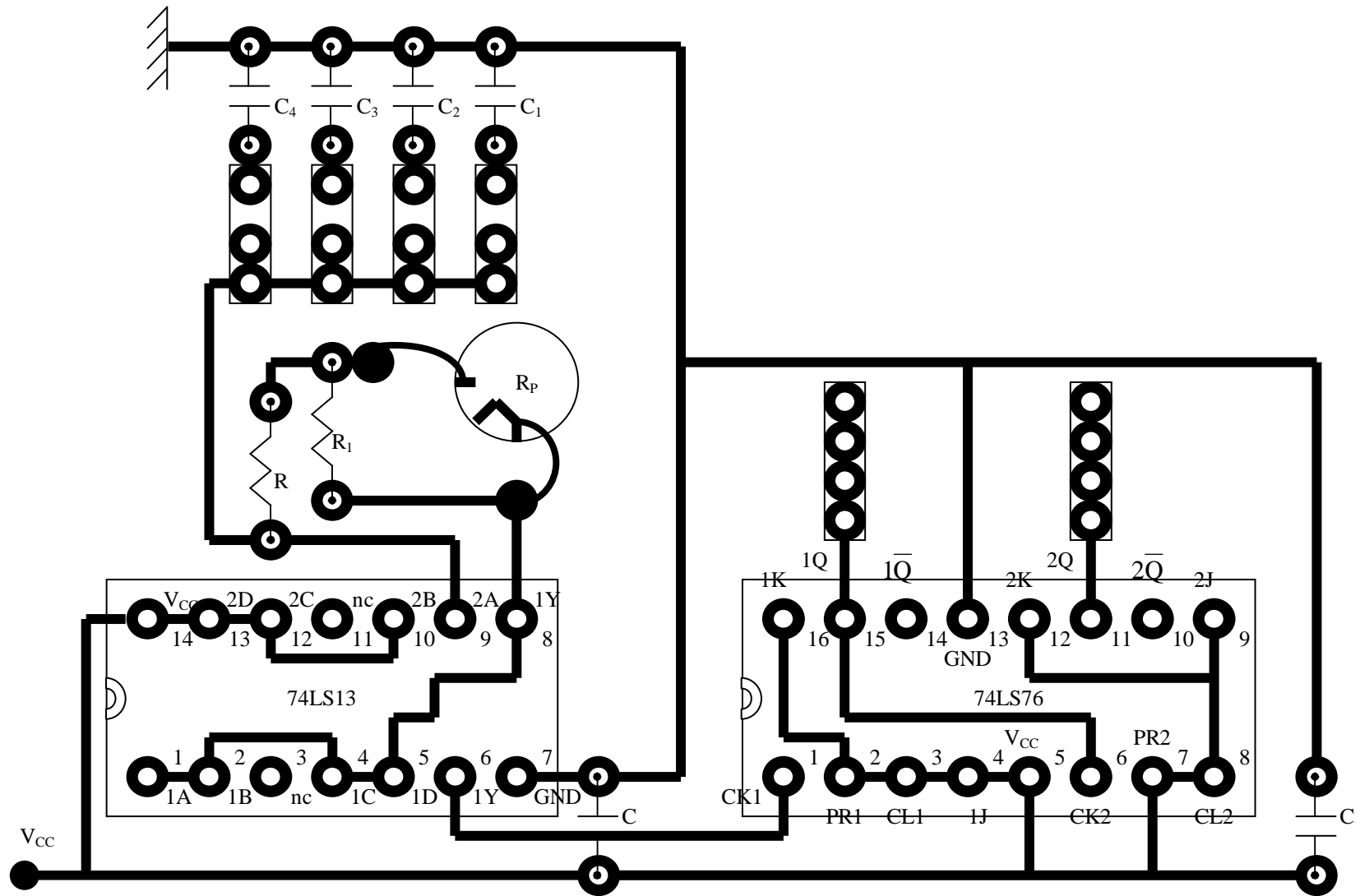




#### 8.4. – Visualizzatore a display a 7 segmenti a diodi LED



## 8.5. – Generatore di clock



## INDICE

1. - <i>Descrizione generale</i>	2
2. – <i>Generatore di clock</i>	5
2.1. – <i>Porte a trigger di Schmitt</i>	5
2.2. – <i>Astabile con porte a trigger di Schmitt (74LS13)</i>	5
2.3. - <i>Definizione dei componenti</i>	10
3. – <i>Visualizzatore di stato logico a diodi LED</i>	14
4. – <i>Interruttori di stato logico d'ingresso con visualizzazione dello stato logico mediante LED</i>	15
5. – <i>Interruttori antirimbalo</i>	16
6. – <i>doppio visualizzatore con display a LED a 7 segmenti</i>	18
6. – <i>Circuito stampato della piastra sperimentale</i>	19
7. - <i>Componenti, resistenze, condensatori, circuiti integrati per la realizzazione della piastra</i>	20
8. – <i>Sbroglio del circuito</i>	22
8.1. – <i>Visualizzatore di stato logico a 8 diodi LED</i>	22
8.2. – <i>Interruttori con visualizzazione dello stato logico a diodi LED</i>	23
8.3. – <i>Interruttori privi di rimbalzo</i>	24
8.4. – <i>Visualizzatore a display a 7 segmenti a diodi LED</i>	25
8.5. – <i>Generatore di clock</i>	26