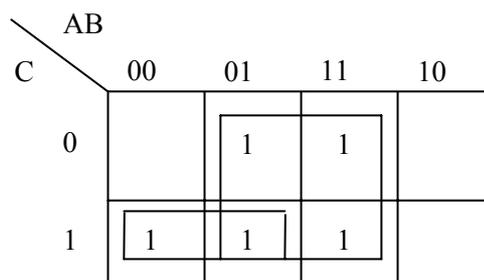


PROGETTO E VERIFICA DI CIRCUITI LOGICI COMBINATORI IMPLEMENTATI CON SOLE PORTE NAND.

I° CIRCUITO

Si vuole realizzare il circuito logico della funzione logica rappresentata nella tabella di verità di seguito riportata. Dalla mappa di Karnaugh si ricava la funzione logica minima in forma algebrica.

A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1



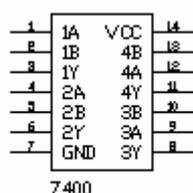
Si fa un gruppo da quattro ed un gruppo da due, ottenendo: $Y = \overline{AC} + B$

Al fine di ridurre il numero di circuiti integrati da utilizzare, si trasforma la funzione algebrica applicando il teorema di De Morgan, e la si esprime con sole porte NAND. Si applica De Morgan prendendo come variabili \overline{AC} e B :

$$Y = \overline{AC} + B = \overline{\overline{\overline{\overline{AC}} \cdot \overline{B}}}$$

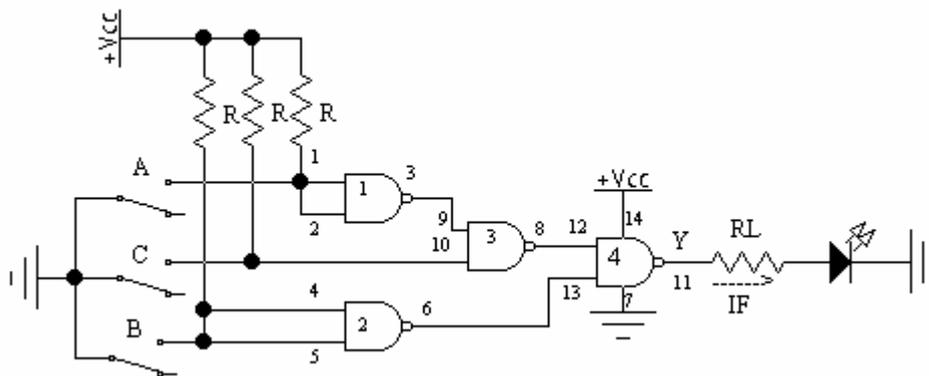
Per realizzare il circuito occorrono 4 porte NAND a due ingressi, ossia si utilizza un solo circuito integrato, il 74LS00, che contiene 4 porte NAND a due ingressi.

Piedinatura



Definizione del circuito logico e dello schema pratico di cablaggio

Si sceglie di visualizzare il livello logico dell'uscita mediante un diodo LED, che segnala un 1 logico quando è acceso. I livelli logici d'ingresso si ottengono utilizzando tre microswitch da circuito stampato e tre resistenze da 12kΩ. Se l'interruttore è chiuso l'ingresso viene cortocircuitato a massa (0 logico), se aperto è collegato a V_{CC} attraverso la resistenza R (1 logico). Lo schema di cablaggio del circuito è il seguente.



Si dimensiona il valore di R_L assumendo: $V_{OH} = V_{OHMIN} = 2,4V$; $V_F = 2V$; $I_F = 5mA$:

$$R = \frac{V_{OHMIN} - V_F}{I_F} = \frac{2,4 - 2}{5 \cdot 10^{-3}} = 80\Omega, \quad \text{valore commerciale } 100\Omega.$$

Per evidenziare come la presenza del diodo LED influenza l'uscita, si realizza il circuito prima senza diodo e si misurano le tensioni d'uscita; di seguito, si inserisce il diodo e si rimisurano le tensioni d'uscita.

Segle e valori dei componenti

IC: 74LS00 ; R: 3x12k Ω ; R_L : 1x100 Ω ; LED rosso.

Apparecchiature e strumenti

Piastra sperimentale (bread-board); alimentatore stabilizzato 5V; multimetro digitale 4½ digit.

Procedimento di verifica

1. Si monta il circuito sulla piastra di bread-board senza il diodo LED e si collega il generatore.
2. Per ogni combinazione d'ingresso si misura la tensione d'uscita.
3. Si riportano i dati misurati nella tabella di verità alla quale è stata aggiunta una colonna per V_o .
4. Si aggiunge al circuito la resistenza R_L e il diodo LED.
5. Per ogni combinazione d'ingresso si rileva lo stato del diodo LED (acceso o spento) e si misurano la tensione d'uscita V_o , la tensione ai capi del diodo LED V_F , la tensione ai capi della resistenza V_{RL} , e si calcola il valore della corrente I_F come rapporto tra la tensione misurata sulla resistenza e il valore della resistenza: V_{RL}/R_L .
6. Si riportano i dati misurati nella tabella di verità alla quale sono state aggiunte le colonne per il LED (acceso-spento), V_o , V_F , V_{RL} , I_F .

Senza diodo LED				
Nun ord	Combinazioni			V _o
	A	B	C	
0	0	0	0	0,177
1	0	0	1	4,436
2	0	1	0	4,435
3	0	1	1	4,431
4	1	0	0	0,179
5	1	0	1	0,179
6	1	1	0	4,434
7	1	1	1	4,433

Con il diodo LED									
Num ord	Combinazioni			Stato LED	Volt			mA	
	A	B	C		V _o	V _F	V _{RL}		
0	0	0	0	0	Spn	0,180	0,180	0	0
1	0	0	1	1	Acc	3,128	2,133	0,993	9,93
2	0	1	0	1	Acc	3,129	2,132	0,993	9,93
3	0	1	1	1	Acc	3,129	2,132	0,995	9,95
4	1	0	0	0	Spn	0,180	0,180	0	0
5	1	0	1	0	Spn	0,180	0,180	0	0
6	1	1	0	1	Acc	3,130	2,135	0,994	9,94
7	1	1	1	1	Acc	3,129	2,132	0,995	9,95

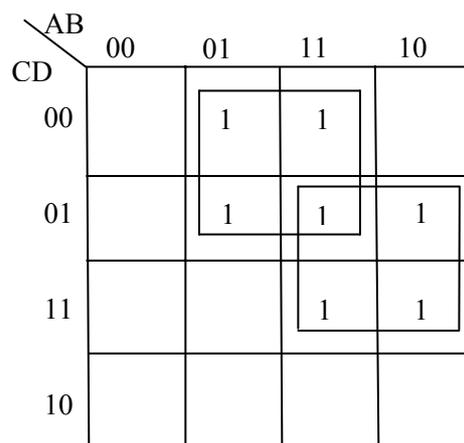
Valutazione dei dati sperimentali

Confrontando i valori della tensione d'uscita senza LED e con il LED, si nota una diminuzione della tensione d'uscita quando l'uscita deve erogare corrente al LED, ossia il LED carica l'uscita. La corrente risulta circa il doppio di quella imposta perché il dimensionamento della resistenza R_L è stato fatto nelle condizioni più sfavorevoli ($V_{OHMIN} = 2,4V$). In questo caso è possibile usare una resistenza di 270Ω o 330Ω e ridurre così la corrente nel diodo e, quindi, la corrente erogata dalla porta a livello alto. In ogni caso i livelli logici di tensione sono perfettamente riconoscibili.

II° CIRCUITO

Si vuole realizzare il circuito logico della funzione logica rappresentata nella tabella di verità di seguito riportata. Dalla mappa di Karnaugh si ricava la funzione logica minima in forma algebrica.

NR	A	B	C	D	Y
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	0
9	1	0	0	1	1
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	1
13	1	1	0	1	1
14	1	1	1	0	0
15	1	1	1	1	1



Si fanno due gruppi da quattro, ottenendo:

$$Y = \overline{BC} + AD$$

Al fine di ridurre il numero di circuiti integrati da utilizzare, si trasforma la funzione algebrica applicando il teorema di De Morgan, e la si esprime con sole porte NAND. Si applica De Morgan prendendo come variabili \overline{BC} e \overline{AD} :

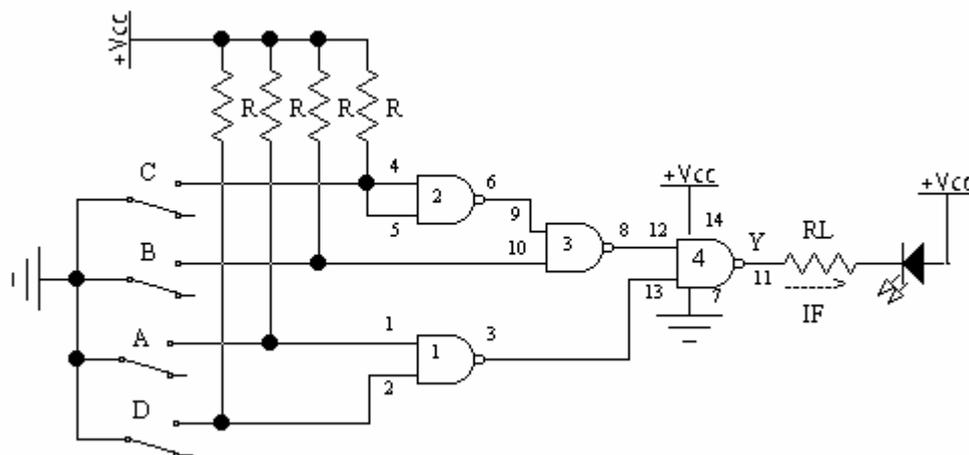
$$Y = \overline{BC} + \overline{AD} = \overline{\overline{\overline{BC}} \cdot \overline{\overline{AD}}}$$

Per realizzare il circuito occorrono 4 porte NAND a due ingressi, ossia si utilizza un solo circuito integrato, il 74LS00, che contiene 4 porte NAND a due ingressi.

Definizione del circuito logico e dello schema pratico di cablaggio

Si sceglie di visualizzare il livello logico dell'uscita mediante un diodo LED, che segnala uno 0 logico quando è acceso. I livelli logici d'ingresso si ottengono utilizzando 4 microswitch da circuito stampato e 4 resistenze da 12kΩ. Se l'interruttore è chiuso l'ingresso viene cortocircuitato a massa (0 logico), se aperto è collegato a V_{CC} attraverso la resistenza R (1 logico).

Lo schema di cablaggio del circuito è il seguente.



Si dimensiona il valore di R_L assumendo: V_{OL} = V_{OLMAX} = 0,4V ; V_F = 2V ; I_F = 5mA:

$$R = \frac{V_{CC} - V_{OLMAX} - V_F}{I_F} = \frac{5 - 0,4 - 2}{5 \cdot 10^{-3}} = 520\Omega, \quad \text{valore commerciale } 470\Omega.$$

Sigle e valori dei componenti

IC: 74LS00 ; R: 4x12kΩ ; R_L: 1x470Ω ; LED rosso.

Apparecchiature e strumenti

Piastra sperimentale (bread-board); alimentatore stabilizzato 5V; multimetro digitale 4½ digit.

Procedimento di verifica

1. Si monta il circuito sulla piastra di bread-board e si collega il generatore.

- Per ogni combinazione d'ingresso si rileva lo stato del diodo LED (acceso o spento) e si misurano la tensione d'uscita V_o , la tensione ai capi del diodo LED V_F , la tensione ai capi della resistenza V_{RL} , e si calcola il valore della corrente I_F come rapporto tra la tensione misurata sulla resistenza e il valore della resistenza: V_{RL}/R_L .
- Si riportano i dati misurati nella tabella di verità alla quale sono state aggiunte le colonne per il LED (acceso-spento), V_o , V_F , V_{RL} , I_F .

Num ord	Combinazioni					Stato LED	Volt			mA I_F
	A	B	C	D	Y		V_o	V_F	V_{RL}	
0	0	0	0	0	0	Spent	0,343	2,006	2,667	5,67
1	0	0	0	1	0	Spent	0,350	2,006	2,681	5,70
2	0	0	1	0	0	Spent	0,342	2,006	2,682	5,70
3	0	0	1	1	0	Spent	0,340	2,006	2,685	5,71
4	0	1	0	0	1	Acc	4,504	0,127	0	0
5	0	1	0	1	1	Acc	4,504	0,127	0	0
6	0	1	1	0	0	Spent	0,336	2,008	2,691	5,72
7	0	1	1	1	0	Spent	0,336	2,007	2,693	5,73
8	1	0	0	0	0	Spent	0,335	2,007	2,695	5,73
9	1	0	0	1	1	Acc	4,503	0,124	0	0
10	1	0	1	0	0	Spent	0,335	2,009	2,692	5,73
11	1	0	1	1	1	Acc	4,502	0,125	0	0
12	1	1	0	0	1	Acc	4,505	0,124	0	0
13	1	1	0	1	1	Acc	4,501	0,125	0	0
14	1	1	1	0	0	Spent	0,335	2,009	2,695	5,73
15	1	1	1	1	1	Acc	4,502	0,127	0	0

Valutazione dei dati sperimentali

La tensione d'uscita a livello alto, rispetto al circuito precedente, risulta più alta, vicina a V_{CC} , in quanto l'uscita non viene caricata a livello alto.

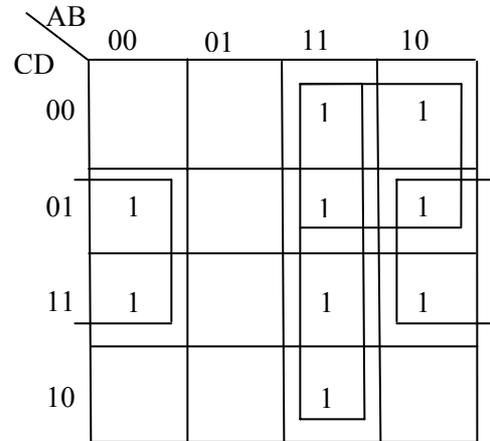
La tensione d'uscita a livello basso risulta più alta del circuito precedente, ma sempre nei limiti di funzionamento, perché deve assorbire la corrente del diodo LED acceso.

La corrente I_F è di poco superiore al valore di 5mA perché abbiamo usato una resistenza il cui valore è poco minore di quello calcolato. Se avessimo utilizzato una resistenza di 560Ω la corrente sarebbe risultata poco più piccola di 5mA.

III° CIRCUITO

Si vuole realizzare il circuito logico della funzione logica rappresentata nella tabella di verità di seguito riportata. Dalla mappa di Karnaugh si ricava la funzione logica minima in forma algebrica.

NR	A	B	C	D	Y
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	0
3	0	0	1	1	1
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	1
9	1	0	0	1	1
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	1
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	1



Si fanno tre gruppi da quattro, ottenendo:

$$Y = AB + \overline{BD} + A\overline{C}$$

Al fine di ridurre il numero di circuiti integrati da utilizzare, si trasforma la funzione algebrica applicando il teorema di De Morgan, e la si esprime con sole porte NAND. Si applica De Morgan prendendo come variabili AB , \overline{BD} e $A\overline{C}$:

$$Y = AB + \overline{BD} + A\overline{C} = \overline{\overline{AB} \cdot \overline{\overline{BD}} \cdot \overline{A\overline{C}}}$$

Per realizzare il circuito occorrono 5 porte NAND a due ingressi e una porta NAND a tre ingressi, ossia occorrono

- 2x7400 che contiene 4 porte NAND a 2 ingressi.
- 1x7410 che contiene 3 porte NAND a 3 ingressi

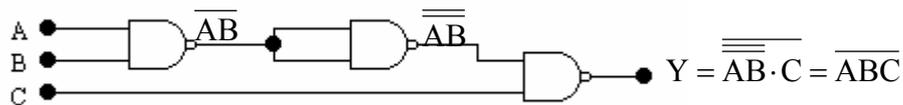
In totale tre circuiti integrati.

Si può però esprimere la funzione algebrica in modo da realizzarla con sole porte NAND a 2 ingressi.

Consideriamo la funzione $Y = \overline{ABC}$, che viene realizzata con una porta NAND a 3 ingressi, ed esplicitiamola con sole porte NAND a 2 ingressi nel seguente modo:

$$Y = \overline{ABC} = \overline{\overline{\overline{AB}} \cdot C}$$

La NAND a 3 ingressi è realizzabile con 3 porte NAND a 2 ingressi, semplicemente negando due volte la AND tra A e B. il circuito è il seguente.

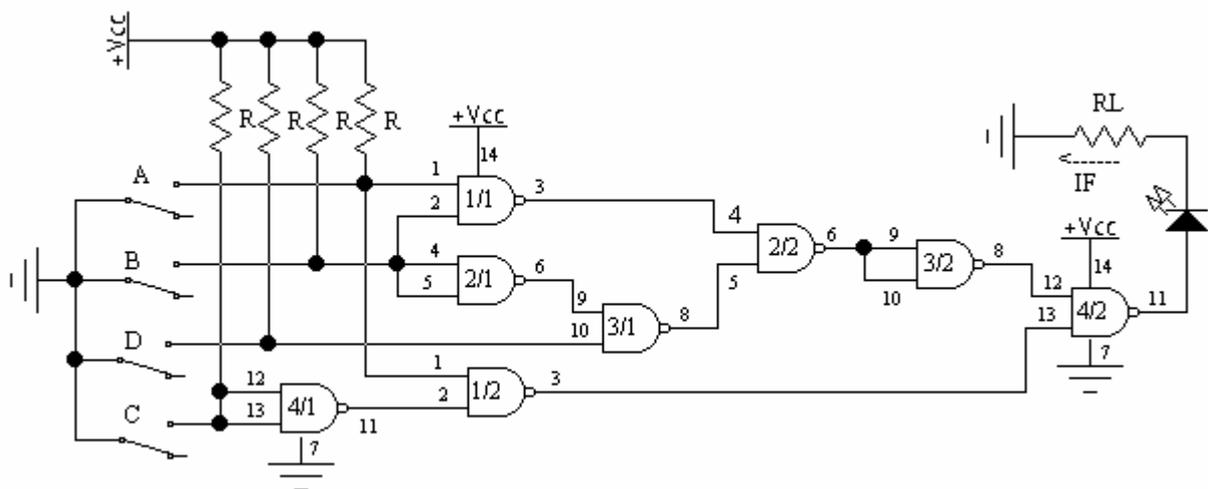


Nel nostro caso, si ha: $Y = AB + \overline{BD} + A\overline{C} = \overline{\overline{AB} \cdot \overline{BD} \cdot \overline{AC}} = \overline{\overline{AB} \cdot \overline{BD} \cdot \overline{AC}}$

La funzione logica ottenuta è realizzabile con 8 porte NAND a 2 ingressi, ossia utilizzando due circuiti integrati 7400.

Definizione del circuito logico e dello schema pratico di cablaggio

Si sceglie di visualizzare il livello logico dell'uscita mediante un diodo LED, che segnala un 1 logico quando è acceso. I livelli logici d'ingresso si ottengono utilizzando 4 microswitch da circuito stampato e 4 resistenze da 12kΩ. Se l'interruttore è chiuso l'ingresso viene cortocircuitato a massa (0 logico), se aperto è collegato a V_{CC} attraverso la resistenza R (1 logico). Lo schema di cablaggio del circuito è il seguente.



Si dimensiona il valore di R_L assumendo: V_{OH} = V_{OHMIN} = 2,4V ; V_F = 2V ; I_F = 5mA:

$$R = \frac{V_{OHMIN} - V_F}{I_F} = \frac{2,4 - 2}{5 \cdot 10^{-3}} = 80\Omega, \quad \text{valore commerciale } 100\Omega.$$

Sigle e valori dei componenti

IC: 74LS00 ; R: 4x12kΩ ; R_L: 1x100Ω ; LED rosso.

Apparecchiature e strumenti

Piastra sperimentale (bread-board); alimentatore stabilizzato 5V; multimetro digitale 4½ digit.

Procedimento di verifica

4. Si monta il circuito sulla piastra di bread-board e si collega il generatore.
5. Per ogni combinazione d'ingresso si rileva lo stato del diodo LED (acceso o spento) e si misurano la tensione d'uscita V_o , la tensione ai capi del diodo LED V_F , la tensione ai capi della resistenza V_{RL} , e si calcola il valore della corrente I_F come rapporto tra la tensione misurata sulla resistenza e il valore della resistenza: V_{RL}/R_L .
6. Si riportano i dati misurati nella tabella di verità alla quale sono state aggiunte le colonne per il LED (acceso-speno), V_o , V_F , V_{RL} , I_F .

Num ord	Combinazioni					Stato LED	Volt			mA I_F
	A	B	C	D	Y		V_o	V_F	V_{RL}	
0	0	0	0	0	0	Spn	0,173	0,175	0	0
1	0	0	0	1	1	Acc	3,166	2,140	1,025	10,25
2	0	0	1	0	0	Spn	0,175	0,176	0	0
3	0	0	1	1	1	Acc	3,164	2,138	1,023	10,23
4	0	1	0	0	0	Spn	0,173	0,175	0	0
5	0	1	0	1	0	Spn	0,173	0,175	0	0
6	0	1	1	0	0	Spn	0,173	0,175	0	0
7	0	1	1	1	0	Spn	0,173	0,175	0	0
8	1	0	0	0	1	Acc	3,130	2,132	1,000	10,00
9	1	0	0	1	1	Acc	3,132	2,131	1,000	10,00
10	1	0	1	0	0	Spn	0,174	0,175	0	0
11	1	0	1	1	1	Acc	3,136	2,133	1,001	10,01
12	1	1	0	0	1	Acc	3,137	2,133	1,003	10,02
13	1	1	0	1	1	Acc	3,139	2,132	1,004	10,03
14	1	1	1	0	1	Acc	3,140	2,133	1,006	10,04
15	1	1	1	1	1	Acc	3,144	2,133	1,006	10,06

Valutazione dei dati sperimentali

La corrente risulta circa il doppio di quella imposta perché il dimensionamento della resistenza R_L è stato fatto nelle condizioni più sfavorevoli ($V_{OHMIN} = 2,4V$). In questo caso è possibile usare una resistenza di 270Ω o 330Ω e ridurre così la corrente nel diodo e, quindi, la corrente erogata dalla porta a livello alto. In ogni caso i livelli logici di tensione sono perfettamente riconoscibili.