

EFFETTI LUMINOSI

Al giorno d'oggi, la figura del perito elettrotecnico, e in particolare la figura dell'elettricista, è cambiata a causa delle nuove tecnologie utilizzate e delle nuove competenze che un perito elettrotecnico deve possedere.

In particolare si richiede la conoscenza di sistemi di controllo e automazione e competenze nel campo della generazione e implementazione di più o meno semplici circuiti realizzanti effetti luminosi nella gestione di luci e scritte.

In questo lavoro vengono progettati e realizzati i circuiti che realizzano alcuni effetti luminoso. Tali effetti luminoso sono stati implementati utilizzando diodi LED e display a 7 segmenti, ossia componenti operanti in corrente continua e a bassa potenza. Gli stessi circuiti possono, comunque, essere utilizzati per pilotare luci e scritte luminose in corrente alternata, semplicemente modificando i circuiti di pilotaggio degli elementi emettitori di luce. Invece di pilotare direttamente i LED e i display, vengono pilotati dei relè, mediante i quali chiudere o aprire i circuiti in alternata che alimentano le luci e le scritte luminose.

Gli effetti luminoso che si è deciso di realizzare sono:

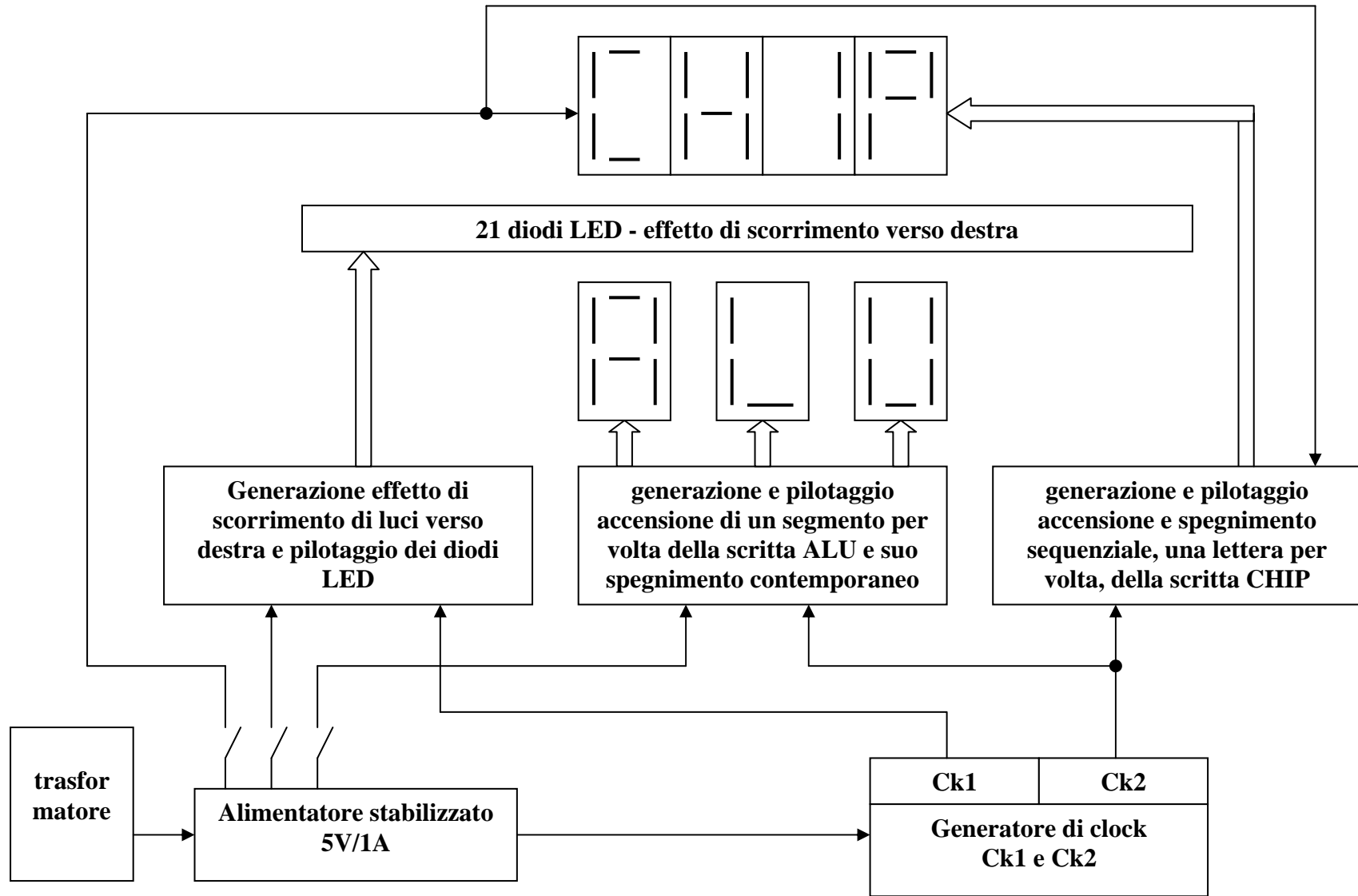
1. Effetto di scorrimento di luci (LED) verso destra
2. Accensione della scritta ALU su tre display, un segmento per volta e spegnimento contemporaneo della scritta una volta accesa
3. Accensione e spegnimento della scritta CHIP una lettera per volta sequenzialmente dalla prima all'ultima

Sono stati dapprima progettati i circuiti che generano gli effetti luminosi e dimensionati i circuiti di pilotaggio dei LED e dei display. Quindi è stato progettato un generatore di clock in grado di temporizzare tutti i circuiti su detti. Infine è stato progettato un alimentatore stabilizzato 5V/1A.

Si è passato, quindi, allo sbroglio e al disegno del master dal quale è stato ottenuto, per mezzo della fotoincisione, il circuito stampato.

In ultimo è stato assemblato e collaudato il circuito.

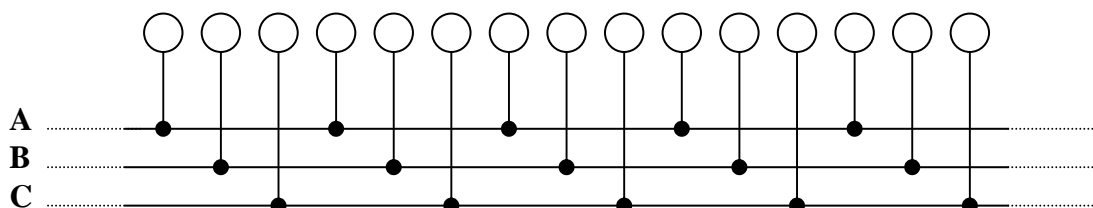
Nel seguente schema a blocchi è riportato il circuito realizzato.



EFFETTO DI SCORRIMENTO DI LUCI VERSO DESTRA

Si vuole realizzare l'accensione di una serie di luci in modo da realizzare un effetto di scorrimento verso destra.

L'effetto si ottiene riunendo le lampade a gruppi di tre A, B, C, e provocandone l'accensione con la seguente sequenza:



	A	B	C	A	B	C	A	B	C	
$t = t_0$	●	○	○	●	○	○	●	○	○	A accesa; B,C spente
$t = t_0 + \Delta t$	○	●	○	○	●	○	○	●	○	B accesa; A,C spente
$t = t_0 + 2\Delta t$	○	○	●	○	○	●	○	○	●	C accesa; A,B spente

A $t = t_0 + 3\Delta t$ il ciclo si ripete.

La sequenza da generare è la seguente:

Ck	C	B	A
0	0	0	1
1	0	1	0
2	1	0	0
3	0	0	1

avendo assunto stato logico "1" lampada accesa, stato logico "0" lampada spenta.

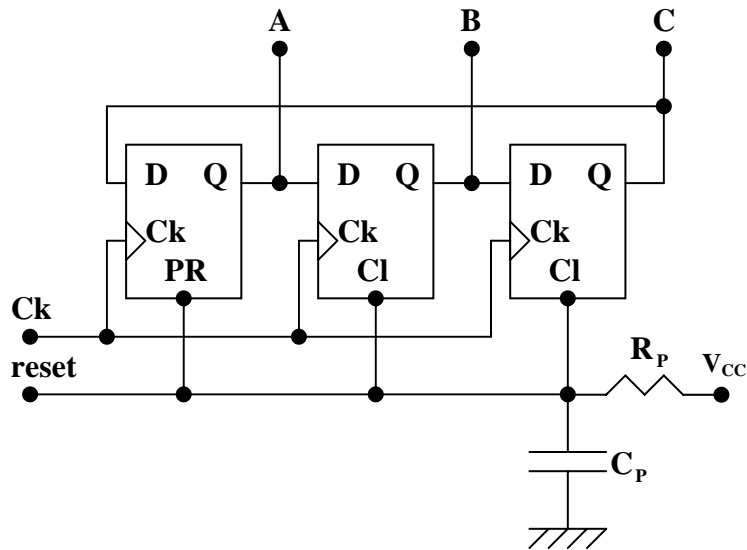
Se si utilizza un clock di $2 \div 5\text{Hz}$, l'effetto risultante sarà un apparente movimento delle luci verso destra.

La sequenza può essere generata mediante un contatore ad anello.

Generatore della sequenza

Si può utilizzare un registro a scorrimento a tre bit, con uscita parallela, in cui l'uscita dell'ultimo flip-flop viene riportata in ingresso al primo flip-flop, ossia si può utilizzare un contatore ad anello.

Per realizzare il registro a tre bit, si utilizzano FFDPET (flip-flop tipo D che commutano sul fronte di salita del segnale di clock; PET = positive edge triggered).

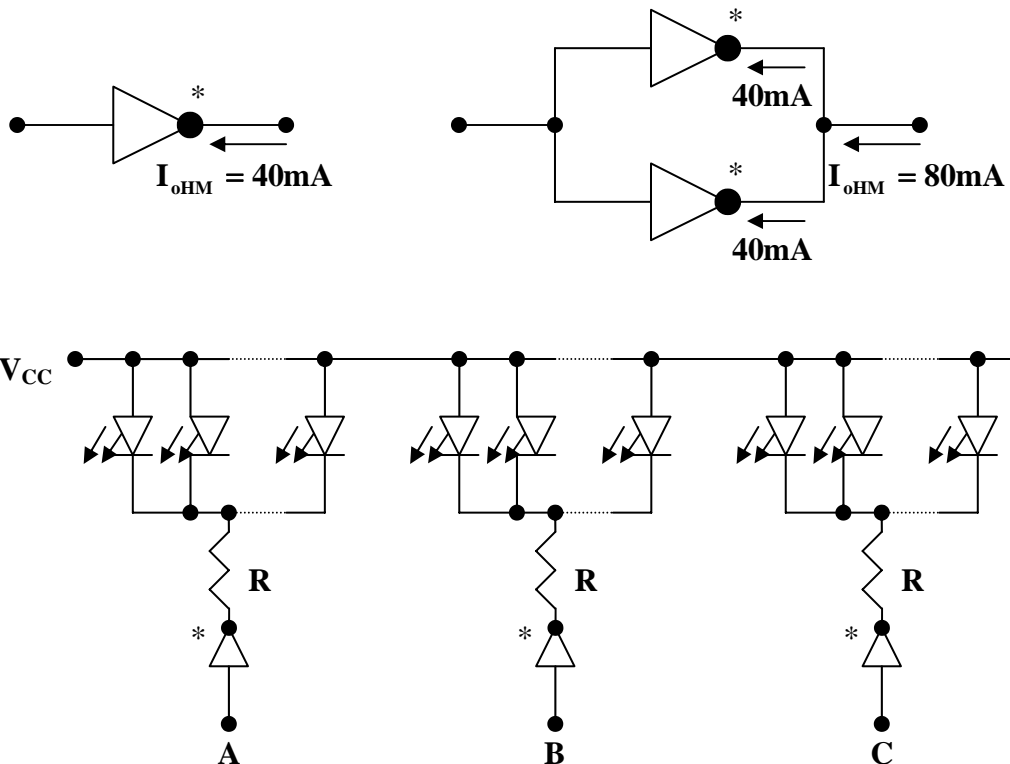


Con $C_P = 10\mu\text{F}$ ed $R_P = 1\text{K}\Omega$.

Stadio pilota dei diodi LED

Per pilotare i diodi LED si possono utilizzare porte NOT open collector (ed in particolare quelle del circuito integrato 7406 che permettono a livello basso una corrente massima di 40mA) che provochino l'accensione del LED a livello d'uscita basso, ossia quando l'ingresso è a livello alto.

Assumendo per ogni LED una corrente di 5mA, ogni porta NOT del 7406 può pilotare fino a un massimo di 8 LED. Volendo pilotare un numero di LED superiore, o volendo far circolare per ogni LED una corrente maggiore di 5mA, si possono collegare due porte NOT in parallelo, portando la massima corrente a livello basso a 80mA.



Circuiti integrati utilizzati

Per i FFD si utilizza il circuito integrato 7474 che contiene due FFDPET con ingressi di clear e preset.

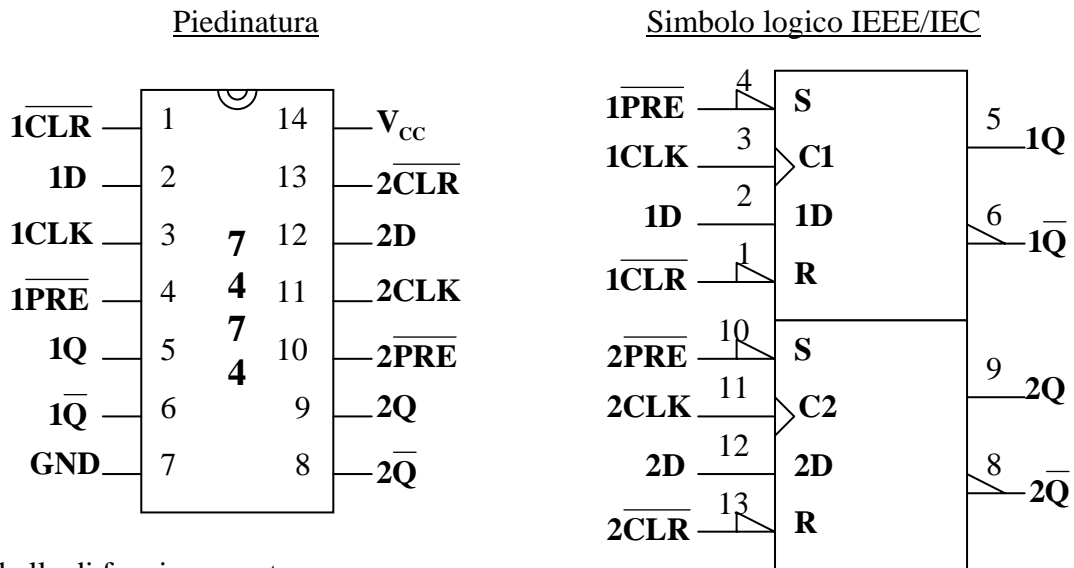
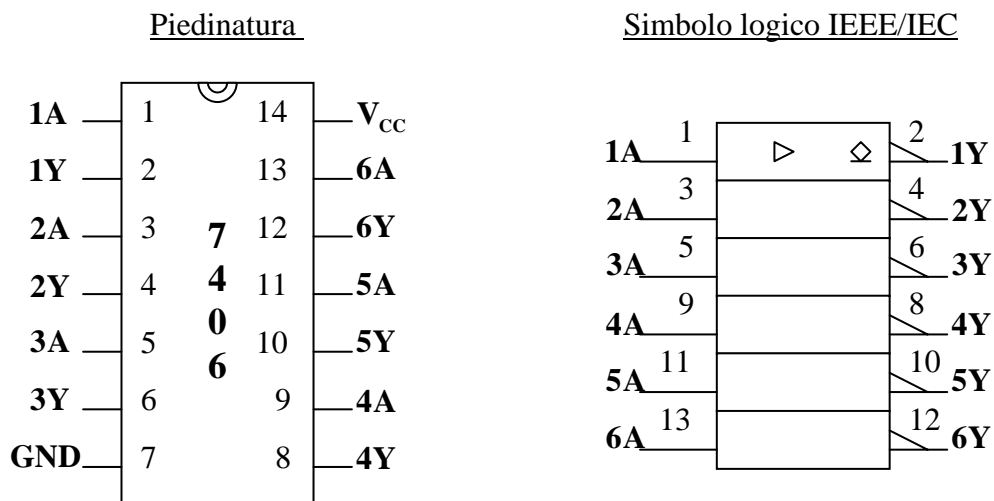


Tabella di funzionamento

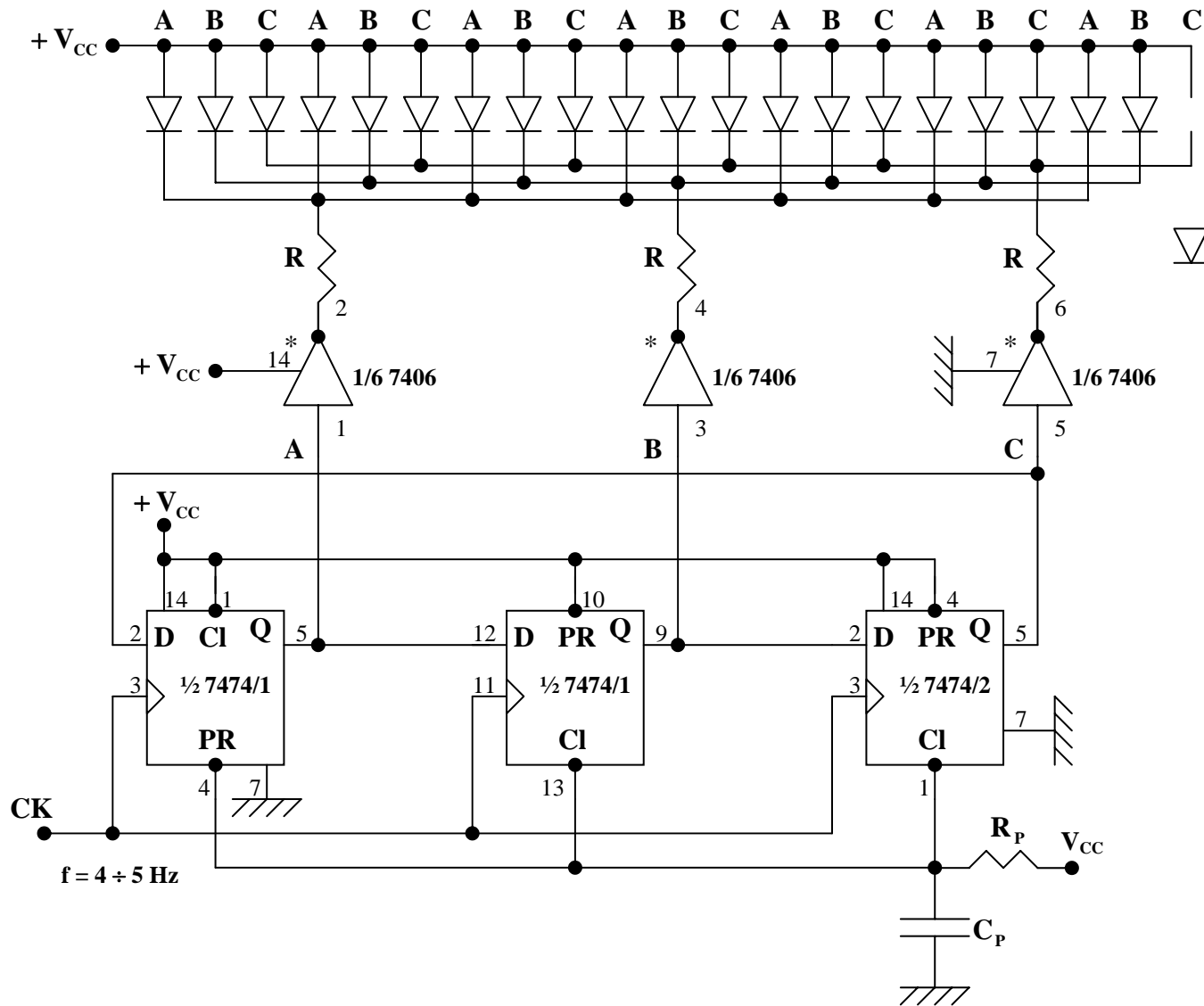
Modalità di funzionamento	ingressi				uscite	
	PRE	CLR	CLK	D	Q	Q
set asincrono (PRESET)	L	H	X	X	H	L
reset asincrono (CLEAR)	H	L	X	X	L	H
indeterminato	L	L	X	X	H	H
D a "1"	H	H	↑	H	H	L
D a "0"	H	H	↑	L	L	H

Per lo stadio di pilotaggio dei diodi LED si utilizza il 7406 che contiene 6 porte NOT open collector, che consentono, per ogni uscita a livello basso, una massima corrente di 40mA.



Si utilizzano tre gruppi di 7 LED.

Circuito completo
circuito di montaggio



Per il reset automatico si sono utilizzati i seguenti valori:

$$C_P = 10\mu\text{F} \quad \text{e} \quad R_P = 1\text{K}\Omega.$$

Per il calcolo del valore delle resistenze R si assume:

$$\text{Diodo LED} \quad I_F = 5\text{mA} \quad \text{e} \quad V_F \cong 2\text{V}$$

$$\text{Uscita TTL} \quad V_{oL} = 0,2\text{V} \quad ; \quad I_{oHM} = 40\text{mA} \quad ; \quad V_{CC} = 5\text{V} \quad ; \quad I_{CEX} = 250\mu\text{A}$$

La corrente I che attraversa le resistenze R è:

$$I = 7I_F = 7 \cdot 5 \cdot 10^{-3} = 35\text{mA}$$

Si ha:

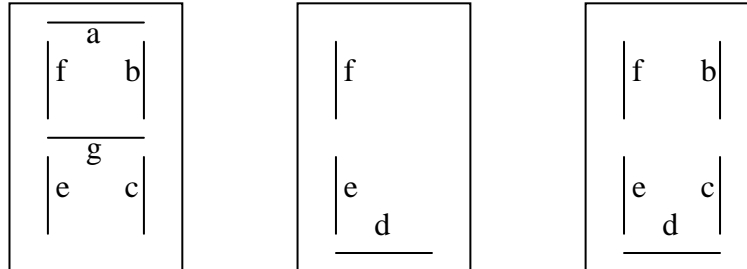
$$R = \frac{V_{CC} - V_F - V_{oL}}{I} = \frac{5 - 2 - 0,2}{3,5 \cdot 10^{-3}} = 80\Omega$$

per il quale si utilizza il valore commerciale di 82Ω.

Si utilizzerà una frequenza di 4 ÷ 6 Hz.

ACCENSIONE DI UNA SCRITTA SU TRE DISPLAY A 7 SEGMENTI UN SEGMENTO PER VOLTA

Si sceglie, data la limitata possibilità di rappresentare con tali display lettere, di visualizzare la scritta ALU:



I segmenti da accendere in successione sono in totale 14. La successione delle accensioni sarà la seguente:

- Primo display: a, b, c, e, f, g
- Secondo display: d, e, f
- Terzo display: b, c, d, e, f

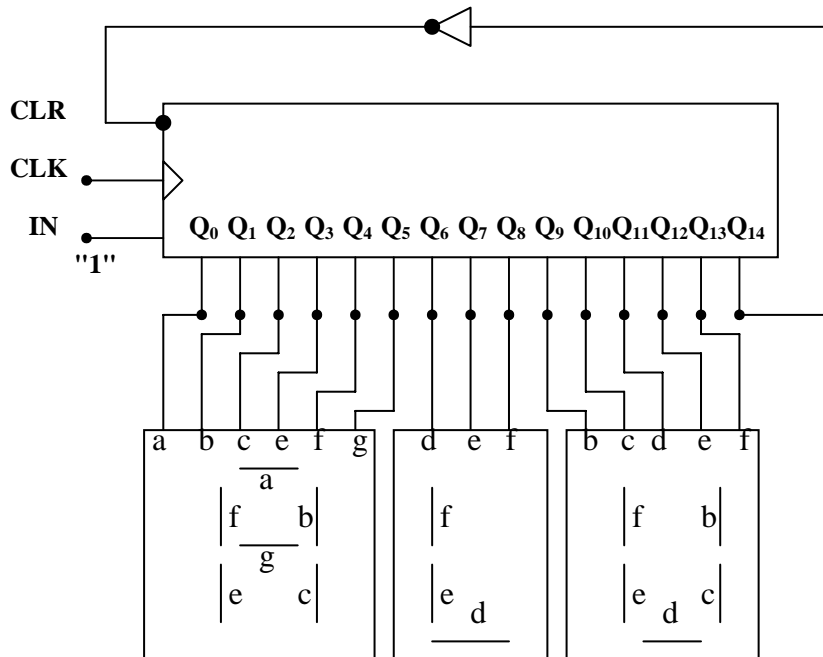
La temporizzazione delle accensioni sarà data da un segnale di clock di $1 \div 3$ Hz.

Ad ogni impulso di clock si accende un segmento.

Dopo $14 T_{ck}$ (T_{ck} = periodo del clock) l'accensione della scritta sarà completata.

Al 15° impulso di clock si spengono tutti i segmenti.

Per realizzare tale effetto, si utilizza un registro a scorrimento con ingresso seriale e uscita parallela (registro tipo SISO, serial input serial output) a 15 bit e ingresso seriale e si collega la 15^a uscita, tramite una porta NOT, all'ingresso di clear del registro (che si prevede attivo a livello basso, 0 logico). In figura è riportato lo schema logico del circuito.



Le uscite da Q_0 a Q_{13} pilotano i segmenti dei display.

- $Q_0, Q_1, Q_2, Q_3, Q_4, Q_5$: I° display : $Q_0 \rightarrow a$; $Q_1 \rightarrow b$; $Q_2 \rightarrow c$; $Q_3 \rightarrow e$;
 $Q_4 \rightarrow f$; $Q_5 \rightarrow g$;
- Q_6, Q_7, Q_8 : II° display : $Q_6 \rightarrow d$; $Q_7 \rightarrow e$; $Q_8 \rightarrow f$;
- $Q_9, Q_{10}, Q_{11}, Q_{12}, Q_{13}$: III° display : $Q_9 \rightarrow b$; $Q_{10} \rightarrow c$; $Q_{11} \rightarrow d$; $Q_{12} \rightarrow e$;
 $Q_{13} \rightarrow f$;

Il circuito evolve nel seguente modo:

- Al primo impulso di clock Q_0 va alto provocando l'accensione del segmento **a** del I° display;
- Al secondo impulso di clock Q_1 va pure alto provocando l'accensione del segmento **b** del I° display;
- Al terzo impulso di clock Q_2 va alto provocando l'accensione del segmento **c** del I° display;
- Al quarto impulso di clock Q_3 va alto provocando l'accensione del segmento **e** del I° display;
- Al quinto impulso di clock Q_4 va alto provocando l'accensione del segmento **f** del I° display;
- Al sesto impulso di clock Q_5 va alto provocando l'accensione del segmento **g** del I° display;

L'accensione della lettera A del I° display è completa

- Al settimo impulso di clock Q_6 va alto provocando l'accensione del segmento **d** del II° display;
- All'ottavo impulso di clock Q_7 va alto provocando l'accensione del segmento **e** del II° display;
- Al nono impulso di clock Q_8 va alto provocando l'accensione del segmento **f** del II° display;

Anche l'accensione della lettera L del II° display è completa

- Al decimo impulso di clock Q_9 va alto provocando l'accensione del segmento **b** del III° display;
- All'undicesimo impulso di clock Q_{10} va alto provocando l'accensione del segmento **c** del III° display;
- Al dodicesimo impulso di clock Q_{11} va alto provocando l'accensione del segmento **d** del III° display;
- Al tredicesimo impulso di clock Q_{12} va alto provocando l'accensione del segmento **e** del III° display;
- Al quattordicesimo impulso di clock Q_{13} va alto provocando l'accensione del segmento **f** del III° display;

Anche l'accensione della lettera U del III° display è completa

È completa la scritta ALU

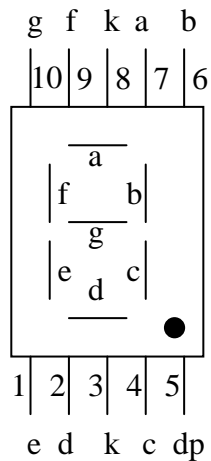
- Al quindicesimo impulso di clock Q_{14} va alto provocando, tramite la porta NOT, il resettamento del circuito, ossia tutte le uscite verranno forzate a zero, si spengono tutti i segmenti e ricomincia un nuovo ciclo di accensione degli stessi.

Il risultato sarà l'accensione della scritta ALU un segmento per volta e il suo spegnimento una volta completata l'accensione, ed eseguire, quindi, un nuovo ciclo di accensione sequenziale dei segmenti e loro spegnimento contemporaneo.

Display, circuiti integrati e componenti utilizzati nella realizzazione pratica del circuito

Si utilizzano display a 7 segmenti a LED a catodo comune in modo da poter pilotare i segmenti direttamente con le uscite del registro a scorrimento con un livello alto.

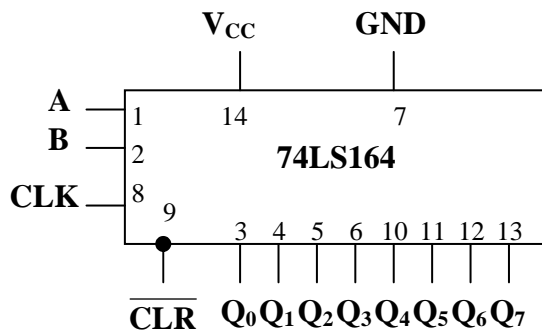
Si utilizza lo LSD5051, che ha la seguente piedinatura, vista da sopra:



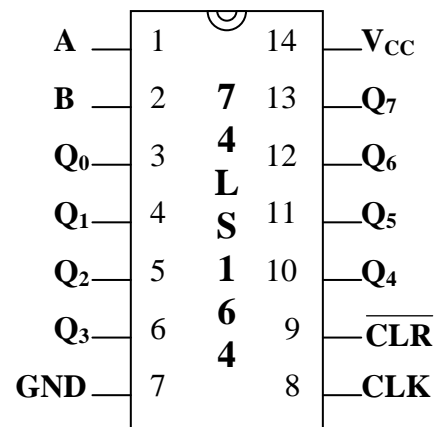
- 1 e
- 2 d
- 3 k catodo comune
- 4 c
- 5 DP punto decimale
- 6 b
- 7 a
- 8 k catodo comune
- 9 f
- 10 g

Come registro SIPO, non disponendo di un circuito integrato contenente un registro a 15 bit, si utilizza l'integrato 74LS164, che è un registro a 8 bit con ingresso seriale e uscite parallele. Per ottenere un registro a 15 bit, si utilizzano due integrati 74LS164 collegati in cascata tra loro.

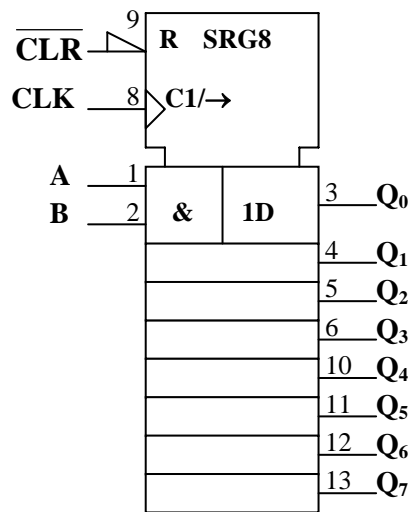
Simbolo logico



Piedinatura



Simbolo secondo norma IEEE/IEC



Schema interno del 74LS164

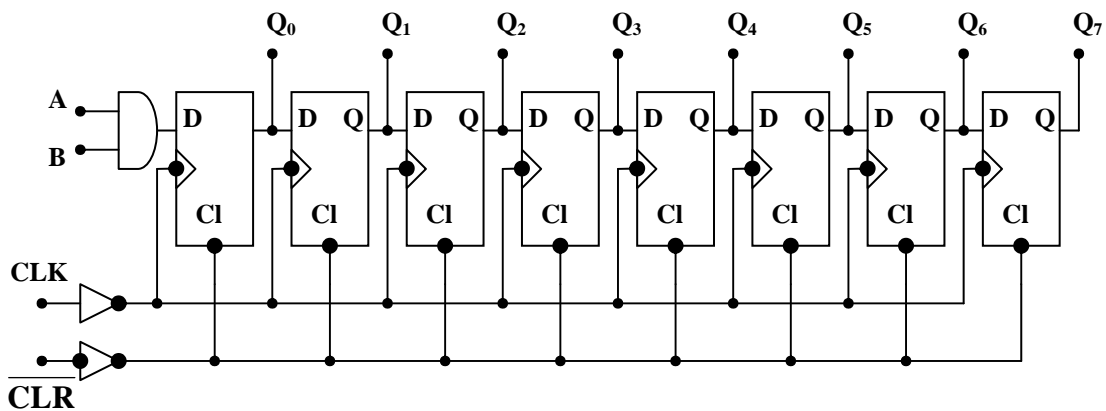
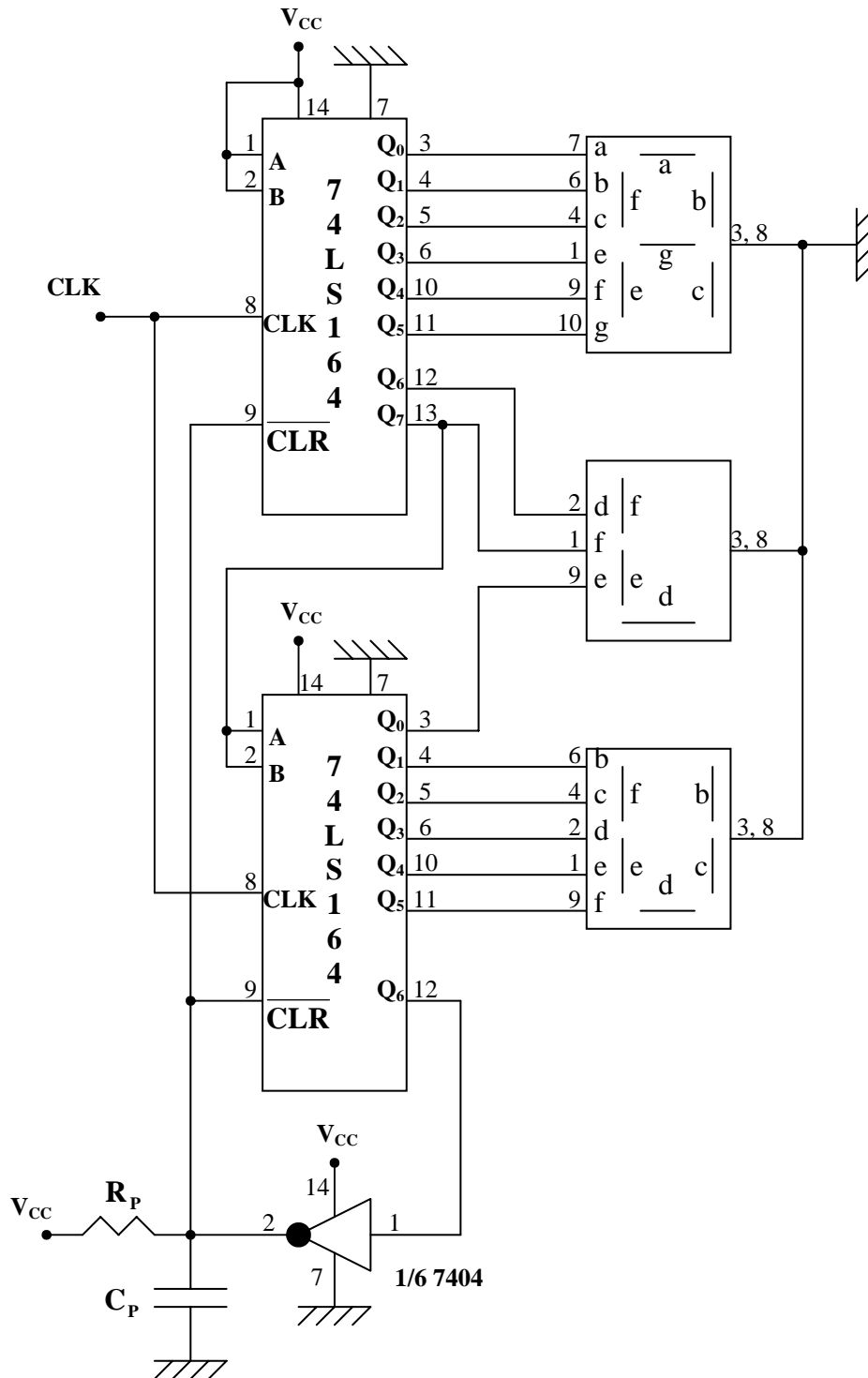


Tabella di verità

Con le lettere minuscole h, l, q, è indicato lo stato assunto dagli ingressi e dalle uscite immediatamente prima del fronte di salita del clock.

Modalità di funzionamento	ingressi				uscite	
	$\overline{\text{CLR}}$	CLK	A	B	Q_0	$Q_0 \div Q_7$
Reset (clear)	L	X	X	X	L	$L \div L$
shift	H	\uparrow	l	l	L	$q_0 \div q_7$
	H	\uparrow	l	h	L	$q_0 \div q_7$
	H	\uparrow	h	l	L	$q_0 \div q_7$
	H	\uparrow	h	h	H	$q_0 \div q_7$

Circuito completo e circuito di montaggio



Al fine di cortocircuitare a massa eventuali disturbi che possono propagarsi da un circuito integrato all'altro attraverso la linea di alimentazione, si inserisce, più vicino possibile al circuito integrato, una capacità di 100nF tra alimentazione e massa.

È previsto anche un dispositivo che provoca il reset automatico all'atto dell'accensione del circuito, costituito dalla capacità C_p di $100\mu\text{F}$ e dalla resistenza R_p di $1\text{K}\Omega$. Tale gruppo $R_p C_p$, all'atto dell'alimentazione del circuito, portando momentaneamente a zero volt gli ingressi di clear, provoca il resettamento del circuito, ossia garantisce che inizialmente tutte le uscite del registro siano a livello basso.

ACCENSIONE E SPEGNIMENTO DI UNA SCRITTA SU QUATTRO DISPLAY IN SEQUENZA

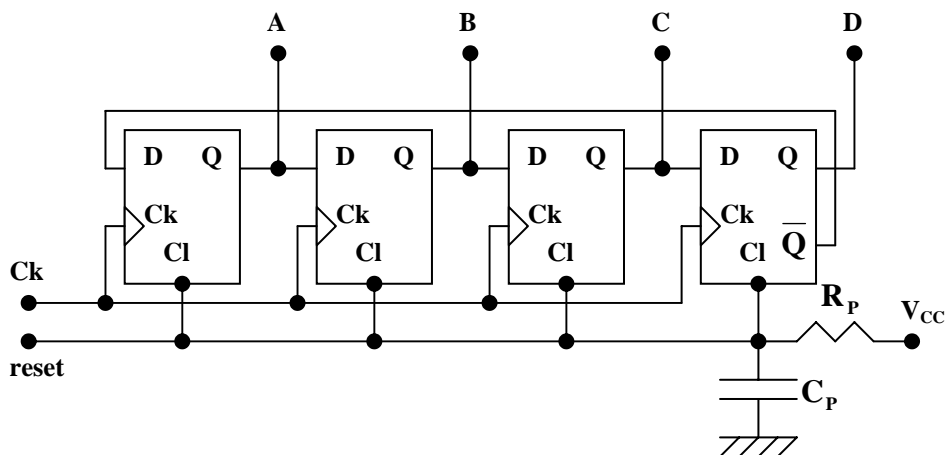
Si vuole far accendere la scritta CHIP su quattro display in sequenza dalla prima lettera all'ultima e spegnere pure in sequenza dalla prima lettera all'ultima. Si accende il primo display, poi anche il secondo, anche il terzo, e anche il quarto; quindi si spegne il primo display, poi il secondo, poi il terzo, e infine il quarto. Da questo istante inizia un nuovo ciclo di accensione e spegnimento.

La sequenza da realizzare è la seguente;

● Display acceso ⇒ "1" logico ; ○ Display spento ⇒ "0" logico

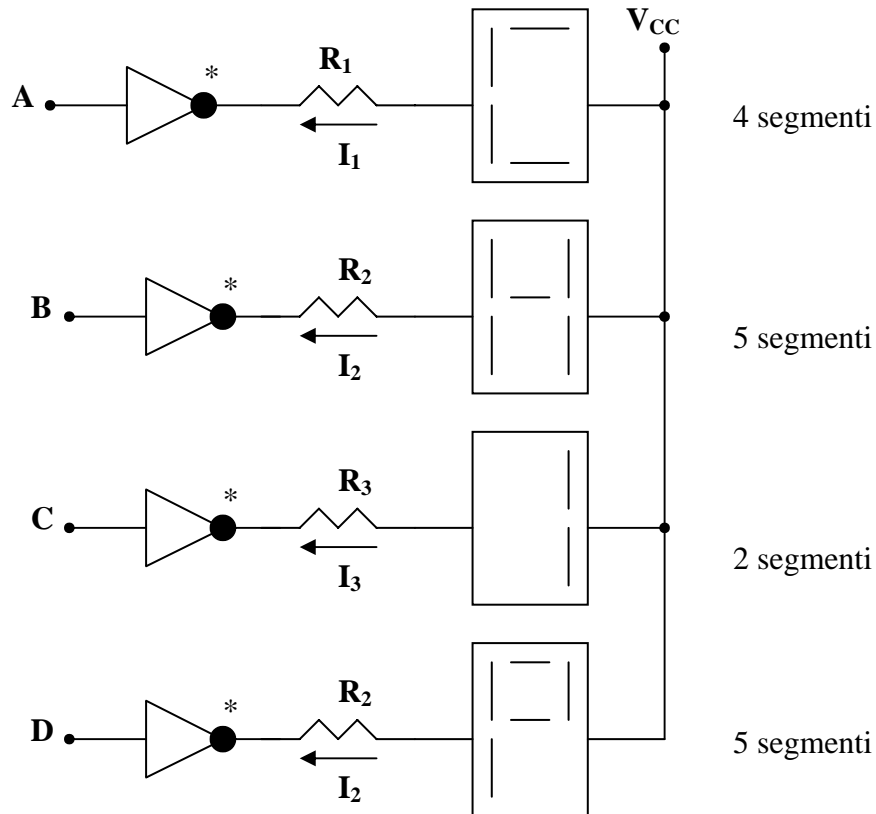
CK	D	C	B	A	D	C	B	A
0	○	○	○	○	0	0	0	0
1	○	○	○	●	0	0	0	1
2	○	○	●	●	0	0	1	1
3	○	●	●	●	0	1	1	1
4	●	●	●	●	1	1	1	1
5	●	●	●	○	1	1	1	0
6	●	●	○	○	1	1	0	0
7	●	○	○	○	1	0	0	0
8	○	○	○	○	0	0	0	0

Tale sequenza si ottiene utilizzando un contatore ad anello ritardato a 4 bit, come nello schema di figura, in cui l'uscita negata dell'ultimo flip-flop viene riportata in ingresso al primo flip-flop.



Per realizzare il contatore ad anello ritorto si utilizza, come già fatto per il contatore ad anello, due integrati 7474.

Per pilotare i display si utilizza, come prima, il 7406, come illustrato in figura.



Assumendo $V_F = 2V$ (per il display), $I_F = 5mA$ (per ogni segmento), $V_{oL} = 0,2V$,

$$I_{oLM} = 40mA, V_{CC} = 5V, I_{CEX} = 250\mu A,$$

si calcolano le resistenze R_1, R_2, R_3 .

- Calcolo di R_1 : I segmenti da accendere sono 4, per cui:

$$I_1 = 4I_F = 4 \cdot 5 \cdot 10^{-3} = 20mA \Rightarrow R_1 = \frac{V_{CC} - V_F - V_{oL}}{I_1} = \frac{5 - 2 - 0,2}{20 \cdot 10^{-3}} = 140\Omega$$

per il quale si utilizzerà il valore commerciale di 120Ω .

- Calcolo di R_2 : I segmenti da accendere sono 5, per cui:

$$I_2 = 5I_F = 5 \cdot 5 \cdot 10^{-3} = 25mA \Rightarrow R_2 = \frac{V_{CC} - V_F - V_{oL}}{I_2} = \frac{5 - 2 - 0,2}{25 \cdot 10^{-3}} = 112\Omega$$

per il quale si utilizzerà il valore commerciale di 100Ω .

- Calcolo di R_3 : I segmenti da accendere sono 2, per cui:

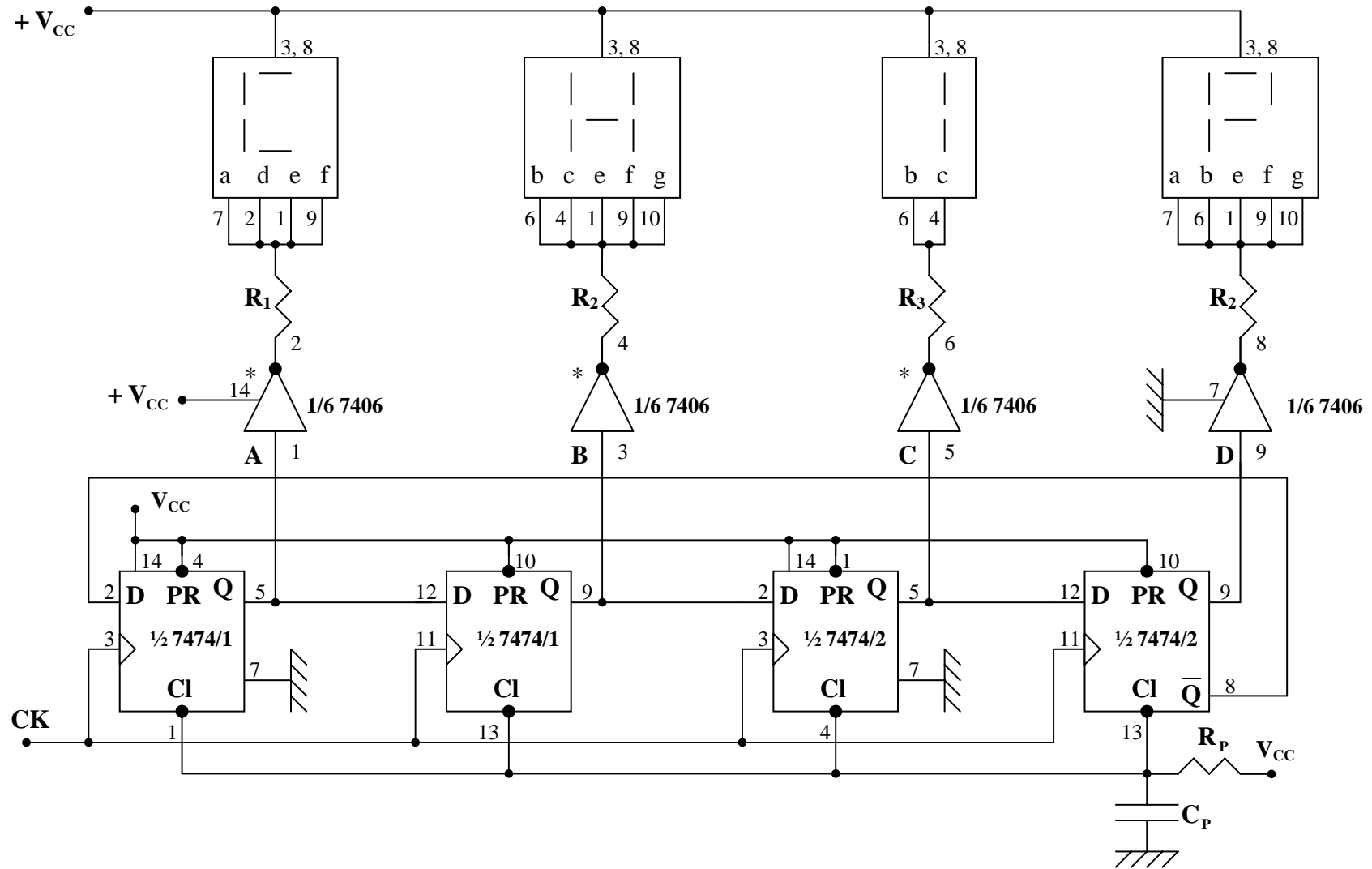
$$I_3 = 2I_F = 2 \cdot 5 \cdot 10^{-3} = 10\text{mA} \Rightarrow R_3 = \frac{V_{CC} - V_F - V_{oL}}{I_3} = \frac{5 - 2 - 0,2}{10 \cdot 10^{-3}} = 280\Omega$$

per il quale si utilizzerà il valore commerciale di 270Ω .

Si utilizzano display a 7 segmenti ad anodo comune, lo LSD5050, che ha la stessa piedinatura dello LSD5051, con l'unica differenza che i piedini 3 e 8 sono l'anodo.

Per il reset automatico si utilizza una capacità C_P di $10\mu\text{F}$ e una resistenza R_P di $1\text{K}\Omega$.

Circuito completo e circuito di montaggio

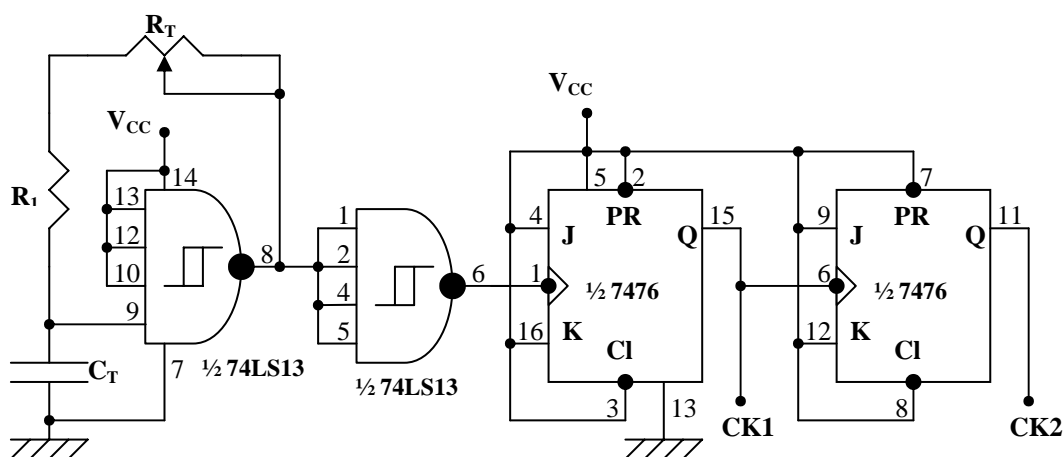


GENERATORE DI CLOCK CON PORTE LOGICHE TTL A TRIGGER DI SCHMITT

Una porta TTL a trigger di Schmitt di tipo LS, presenta due tensioni di soglia d'ingresso, $V_{IL} = 0,8V$ e $V_{IH} = 1,6V$.

- Se $V_i \leq V_{IL}$ l'ingresso è riconosciuto sicuramente basso
- Se $V_i \geq V_{IH}$ l'ingresso è riconosciuto sicuramente alto
- Se $V_{IL} \leq V_i \leq V_{IH}$ lo stato riconosciuto dall'ingresso rimane quello precedente, ossia è riconosciuto un livello alto se V_i entra nell'intervallo (V_{IL}, V_{IH}) provenendo da valori maggiori di V_{IH} ; è riconosciuto livello basso se V_i entra nell'intervallo (V_{IL}, V_{IH}) provenendo da valori minori di V_{IL} .

Il circuito utilizzato è il seguente.

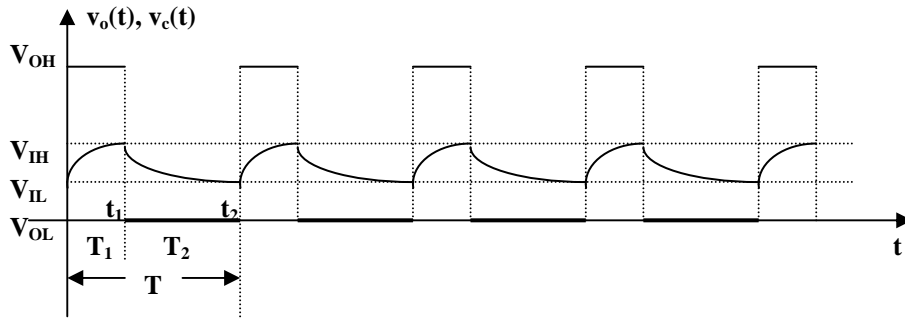


L'uscita della prima porta NAND dipende dallo stato dell'ingresso collegato alla capacità C_T . la seconda porta NAND, con gli ingressi collegati insieme, funge da porta NOT ed è utilizzata in modo da eliminare dal segnale ad onda rettangolare, presente sull'uscita pin 8, eventuali transitori di carica e di scarica della capacità.

Il primo FFJKNET viene utilizzato al fine di ottenere in uscita un'onda quadra, ossia con semiperiodi uguali. Il FFJKNET commuta in corrispondenza dei fronti di discesa, per cui commuta ogni periodo del segnale ad onda rettangolare all'uscita del pin 6, per cui il periodo del segnale che si ottiene all'uscita del flip-flop avrà semiperiodi uguali di durata pari al periodo dell'onda rettangolare, e frequenza metà di quella dell'onda rettangolare. Il secondo FFJKNET viene utilizzato come divisore di frequenza, ossia alla sua uscita si avrà un'onda quadra con frequenza dimezzata rispetto a quella in uscita dal primo FFJKNET.

Determinazione del periodo dell'onda rettangolare

La porta NAND ha due tensioni di soglia, V_{IL} e V_{IH} . Il condensatore si carica e si scarica variando la tensione ai suoi capi $v_c(t)$ tra le due tensioni di soglia della porta NAND. I segnali $v_o(t)$ e $v_c(t)$ variano come riportato nel grafico.



L'uscita commuta a livello alto quando la tensione all'ingresso della porta, ossia la tensione $v_c(t)$ ai capi della capacità, diminuendo, uguaglia V_{IL} . Da tale istante la capacità, partendo dal valore V_{IL} , si carica verso V_{OH} . raggiunto il valore V_{IH} l'uscita commuta da V_{OH} a V_{OL} , si interrompe la carica della capacità che inizia a scaricarsi verso V_{OL} partendo dal valore V_{IH} . Quando, scaricandosi la capacità, la tensione ai suoi capi raggiunge il valore V_{IL} , si ha la commutazione dell'uscita da V_{OL} a V_{OH} , e il ciclo si ripete.

La costante di tempo è $\tau = RC = \left(R_1 + \frac{R_T}{2} \right) C$.

Per le tensioni d'uscita si assumono i valori: $V_{OH} \cong 4V$ e $V_{OL} \cong 0,2V$.

Si calcola T_1 imponendo che $v_c(t)$, durante il transitorio di carica della capacità, calcolata al tempo $t = t_1 = T_1$ uguagli il valore V_{IH} .

$$v_c(t) = V_f + (V_i - V_f)e^{-\frac{t}{\tau}} = V_{OH} + (V_{IL} - V_{OH})e^{-\frac{t}{\tau}}$$

$$v_c(t_1) = V_{OH} + (V_{IL} - V_{OH})e^{-\frac{T_1}{\tau}} = V_{IH} \Rightarrow e^{-\frac{T_1}{\tau}} = \frac{V_{IH} - V_{OH}}{V_{IL} - V_{OH}} \Rightarrow$$

$$\Rightarrow -\frac{T_1}{\tau} = \ln \frac{V_{IH} - V_{OH}}{V_{IL} - V_{OH}} \Rightarrow T_1 = \tau \ln \frac{V_{OH} - V_{IL}}{V_{OH} - V_{IH}}$$

Si calcola T_2 imponendo che $v_c(t-t_1)$, durante il transitorio di scarica della capacità, calcolata al tempo $t = t_2$, ossia $t_2 - t_1 = T_2$, uguagli il valore V_{IL} .

$$v_c(t) = V_f + (V_i - V_f)e^{-\frac{t-t_1}{\tau}} = V_{OL} + (V_{IH} - V_{OL})e^{-\frac{t-t_1}{\tau}}$$

$$v_c(t_2) = V_{OL} + (V_{IH} - V_{OL})e^{-\frac{T_2}{\tau}} = V_{IL} \Rightarrow e^{-\frac{T_2}{\tau}} = \frac{V_{IL} - V_{OL}}{V_{IH} - V_{OL}} \Rightarrow$$

$$\Rightarrow -\frac{T_2}{\tau} = \ln \frac{V_{IL} - V_{OL}}{V_{IH} - V_{OL}} \Rightarrow T_2 = \tau \ln \frac{V_{IH} - V_{OL}}{V_{IL} - V_{OL}}$$

Sostituendo i valori $V_{IH} = 1,6V$; $V_{IL} = 0,8V$; $V_{OH} = 4V$; $V_{OL} = 0,2V$, si ha:

$$T_1 = \tau \ln \frac{V_{OH} - V_{IL}}{V_{OH} - V_{IH}} = \tau \ln \frac{4 - 0,8}{4 - 1,6} = 0,2877\tau$$

$$T_2 = \tau \ln \frac{V_{IH} - V_{OL}}{V_{IL} - V_{OL}} = \tau \ln \frac{1,6 - 0,2}{0,8 - 0,2} = 0,8473\tau$$

Quindi $T = T_1 + T_2 = 0,2877\tau + 0,8473\tau = 1,135\tau$

Si vuole un'uscita a 2Hz e una a 4Hz, per cui la frequenza del segnale generato in uscita dalla porta NAND dovrà avere frequenza di 8Hz, ossia periodo $T = 0,125m$.

Si dimensiona il circuito calcolando R e C.

$$T = 1,135\tau \Rightarrow \tau = RC = \frac{T}{1,135} = \frac{0,125}{1,135} = 0,11s$$

Si fissa $C = 100\mu F$, e si calcola R: $R = \frac{0,11}{C} = \frac{0,11}{100 \cdot 10^{-6}} = 1,1K\Omega$

Poiché $R = R_1 + \frac{R_T}{2} = 1,1K\Omega$,

si utilizza per R_1 il valore di 560Ω e per R_T il valore di $2,2K\Omega$. Con tali valori la frequenza di clock può essere regolata tra i seguenti valori massimo e minimo:

$$R_T = 0 : f_{MAX} = \frac{1}{T_{MIN}} = \frac{1}{1,135 \cdot R_1 C} = \frac{1}{1,135 \cdot 560 \cdot 100 \cdot 10^{-6}} = 15,73Hz$$

$$R_T = 2,2K\Omega : f_{MIN} = \frac{1}{T_{MAX}} = \frac{1}{1,135 \cdot (R_1 + R_T) C} =$$

$$= \frac{1}{1,135 \cdot (560 + 2200) \cdot 100 \cdot 10^{-6}} = 3,19Hz$$

Prima uscita $CK_1 : CK_{1MAX} = 7,875HZ$ misurato 7,5Hz

$CK_{1MIN} = 1,6HZ$ misurato 1,2Hz

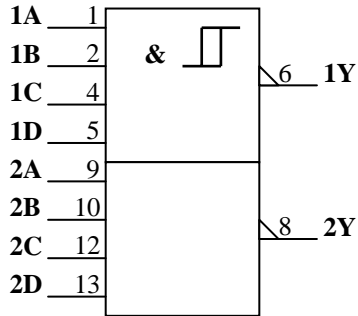
Seconda uscita $CK_2 : CK_{2MAX} = 3,932HZ$ misurato 3,7Hz

$CK_{2MIN} = 0,8HZ$ misurato 0,6Hz

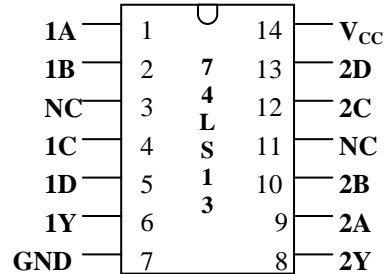
Circuiti integrati utilizzati

Per le porte logiche NAND a trigger di Schmitt si utilizza il 74LS13, che contiene due porte NAND a 4 ingressi.

Simbolo logico IEEE/IEC

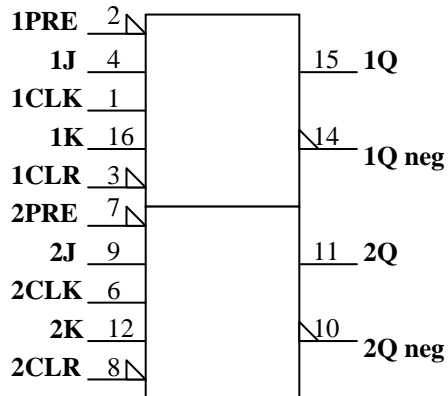


Piedinatura

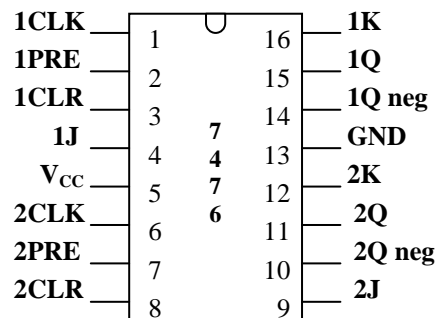


Per i flip-flop JK si utilizza il 7476, che è un FFJKPT (flip-flop JK pulse triggered, commuta in corrispondenza di un impulso di clock completo), che contiene due flip-flop JK con clear e preset.

Simbolo logico IEEE/IEC

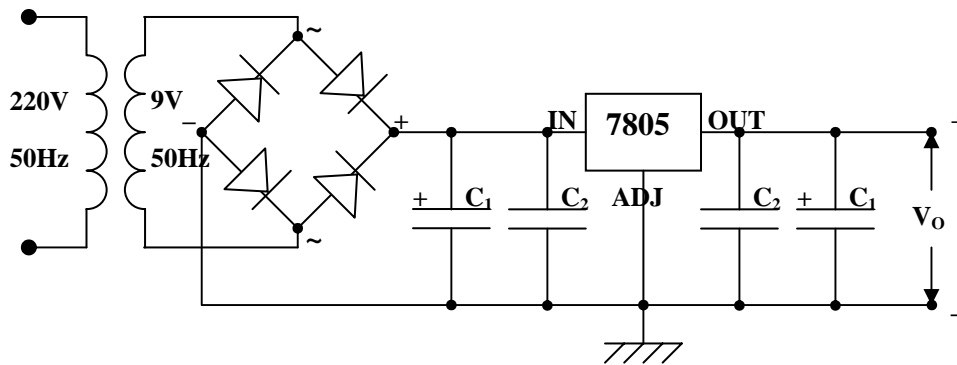


Piedinatura



ALIMENTATORE 5V CON STABILIZZATORE INTEGRATO 7805

Per alimentare il circuito si dimensiona un alimentatore utilizzando lo stabilizzatore integrato 7805 a tre terminali e tensione d'uscita fissa di 5V e massima corrente di 1A. Lo schema è il seguente.



Trasformatore : 220V/9V 24W

Ponte raddrizzatore integrato 159/4300 (400V, 1A)

Stabilizzatore integrato 7805

Componenti discreti : $C_1 = 1000\mu\text{F}/25\text{V}$; $C_2 = 220\eta\text{F}/150\text{V}$