

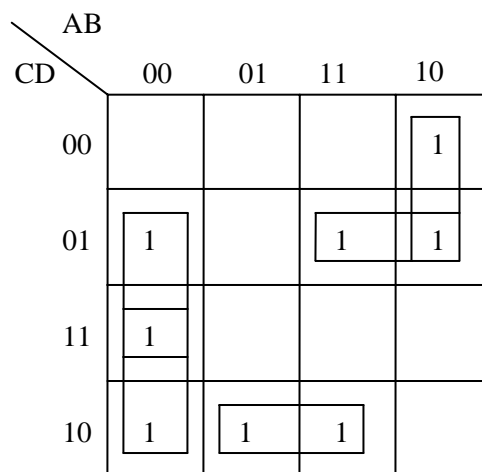
GENERAZIONE DI FUNZIONE LOGICA CON MULTIPLEXER

Spesso è conveniente utilizzare un multiplexer come generatore di funzione logica al fine di limitare il numero di circuiti integrati che bisognerebbe, altrimenti, utilizzare. Inoltre, diventa molto più semplice implementare funzioni a 5, 6 o più variabili, utilizzando più multiplexer opportunamente collegati e pilotati.

Realizzazione di circuiti logici combinatori

Si vuole realizzare il circuito logico della funzione riportata nella tabella di verità.

A	B	C	D	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	0	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	1	1	1	0
1	1	0	0	0
1	1	0	1	1
1	0	1	0	1
1	1	1	1	0



Si possono fare cinque gruppi da due, ottenendo:

$$Y = \overline{A}\overline{B}\overline{C} + \overline{B}\overline{C}D + \overline{C} + \overline{B}C\overline{A}\overline{C} + \overline{A}B\overline{D} + \overline{A}\overline{B}C + B\overline{C}D$$

Per realizzare questa funzione logica bisogna utilizzare

- 4 NOT
- 5 AND a 3 IN
- 1 OR a 5 IN

ovvero, un minimo di 4 circuiti integrati.

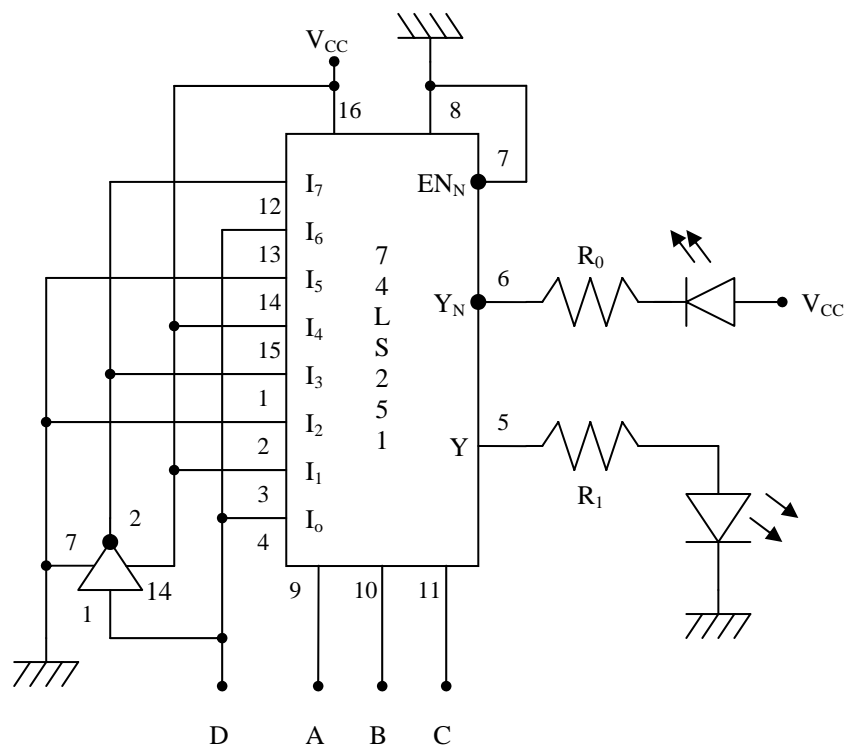
Lo stesso circuito può essere realizzato utilizzando al massimo due circuiti integrati: un multiplexer a 8 ingressi ed, eventualmente, un circuito integrato con porte NOT.

I primi tre bit (A, B, C) vengono utilizzati per selezionare uno degli 8 ingressi da collegare all'unica uscita; il quarto bit (D, l'LSB) verrà impiegato, all'occorrenza, per definire lo stato dell'ingresso selezionato, che può essere a 0 (collegato a massa), ad 1 (collegato a +V_{CC}), uguale a D, uguale a \bar{D} .

I	A B C D	Y	I	I
I ₀	0 0 0 0	0	D	I ₀ = D
	0 0 0 1	1	D	
I ₁	0 0 1 0	1	1	I ₁ = +V _{CC}
	0 0 1 1	1	1	
I ₂	0 1 0 0	0	0	I ₂ = GND
	0 1 0 1	0	0	
I ₃	0 1 1 0	1	\bar{D}	I ₃ = \bar{D}
	0 0 1 1	0	\bar{D}	
I ₄	1 0 0 0	1	1	I ₄ = +V _{CC}
	1 0 0 1	1	1	
I ₅	1 0 1 0	0	0	I ₅ = GND
	1 1 1 1	0	0	
I ₆	1 1 0 0	0	D	I ₆ = D
	1 1 0 1	1	D	
I ₇	1 0 1 0	1	\bar{D}	I ₇ = \bar{D}
	1 1 1 1	0	\bar{D}	

Poiché compare anche \bar{D} , bisogna utilizzare, oltre al multiplexer, anche un circuito integrato con porte NOT per negare D.

Il circuito risultante, che è anche lo schema di montaggio, è quello di figura.



Lo stato logico dell'uscita verrà visualizzato mediante diodo LED: stato logico 1 diodo LED acceso; stato logico 0 diodo LED spento.

Essendo disponibile anche l'uscita negata, visualizzeremo, mediante diodo LED, lo stato logico di entrambe, con diodi accesi $Y = 1$, diodi spenti $Y = 0$. A tale scopo, il diodo sull'uscita negata deve essere collegato non verso l'alimentazione ma verso massa. In tale modo si accenderà in corrispondenza di un livello basso (0) e si spegnerà in corrispondenza di un livello alto (1). Si dimensionano i valori della resistenze R di polarizzazione dei diodi LED.

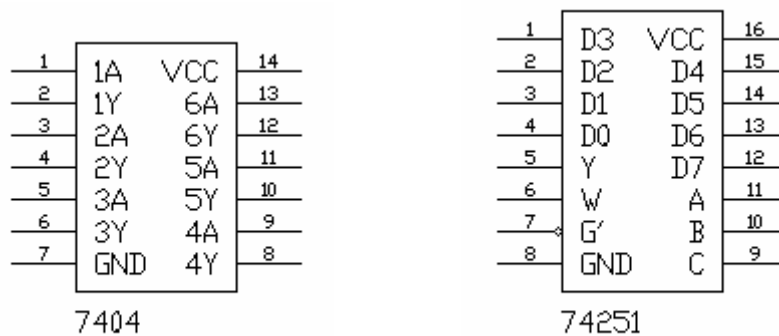
Resistenza R_1 : $V_{oHm} = 2,4V$; $V_F = 2V$; $I_F = 5mA \Rightarrow$

$$\Rightarrow R_1 = \frac{V_{oHm} - V_F}{I_F} = \frac{5 - 2,4}{5 \cdot 10^{-3}} = 80\Omega, \quad \text{valore commerciale } 100\Omega.$$

Resistenza R_0 : $V_{oLM} = 0,4V$; $V_{CC} = 5V$; $V_F = 2V$; $I_F = 10mA \Rightarrow$

$$\Rightarrow R_0 = \frac{V_{CC} - V_{oLM} - V_F}{I_F} = \frac{5 - 2,4 - 2}{10 \cdot 10^{-3}} = 260\Omega, \quad \text{valore commerciale } 270\Omega.$$

I circuiti integrati utilizzati sono: un 74LS08 (4 AND a 2 IN); un 74LS32 (4 OR a 2 IN); la cui piedinatura è riportata di seguito.



Procedimento di verifica

1. Si prepara una tabella di verità con due colonne aggiuntive in cui verrà riportato lo stato dei diodi LED (Acc oppure Sp).
2. Si monta il circuito, seguendo lo schema e si collega il generatore.
3. Si collegano A, B, C, D a massa (tutti a 0 logico) e si annota, in corrispondenza della combinazione lo stato dei diodi LED.
4. Si ripete il punto 3 per ogni combinazione della tabella di verità.
5. Si confrontano i livelli teorici e quelli rilevati sperimentalmente.

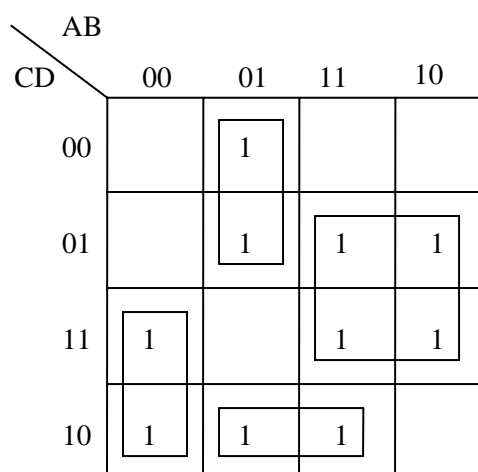
A	B	C	D	Y	Y	Y _{negato}
0	0	0	0	0	Spento	Spento
0	0	0	1	1	Acceso	Acceso
0	0	1	0	1	Acceso	Acceso
0	0	1	1	1	Acceso	Acceso
0	1	0	0	0	Spento	Spento
0	1	0	1	0	Spento	Spento
0	1	1	0	1	Acceso	Acceso
0	0	1	1	0	Spento	Spento
1	0	0	0	1	Acceso	Acceso
1	0	0	1	1	Acceso	Acceso
1	0	1	0	0	Spento	Spento
1	1	1	1	0	Spento	Spento
1	1	0	0	0	Spento	Spento
1	1	0	1	1	Acceso	Acceso
1	0	1	0	1	Acceso	Acceso
1	1	1	1	0	Spento	Spento

Il circuito funziona come previsto.

Realizzazione di un altro circuito

Si vuole realizzare il circuito logico della funzione riportata nella tabella di verità.

A	B	C	D	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	0	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	1	1	1	1
1	1	0	0	0
1	1	0	1	1
1	0	1	0	1
1	1	1	1	1



Si possono fare un gruppo da quattro e tre gruppi da due, ottenendo:

$$Y = \overline{A}B\overline{C} + \overline{A}BC + B\overline{C}D + AD$$

Per realizzare questa funzione logica bisogna utilizzare

3 NOT; 3 AND a 3 IN; 1 AND a 2 IN; 1 OR a 4 IN

ovvero, un minimo di 4 circuiti integrati.

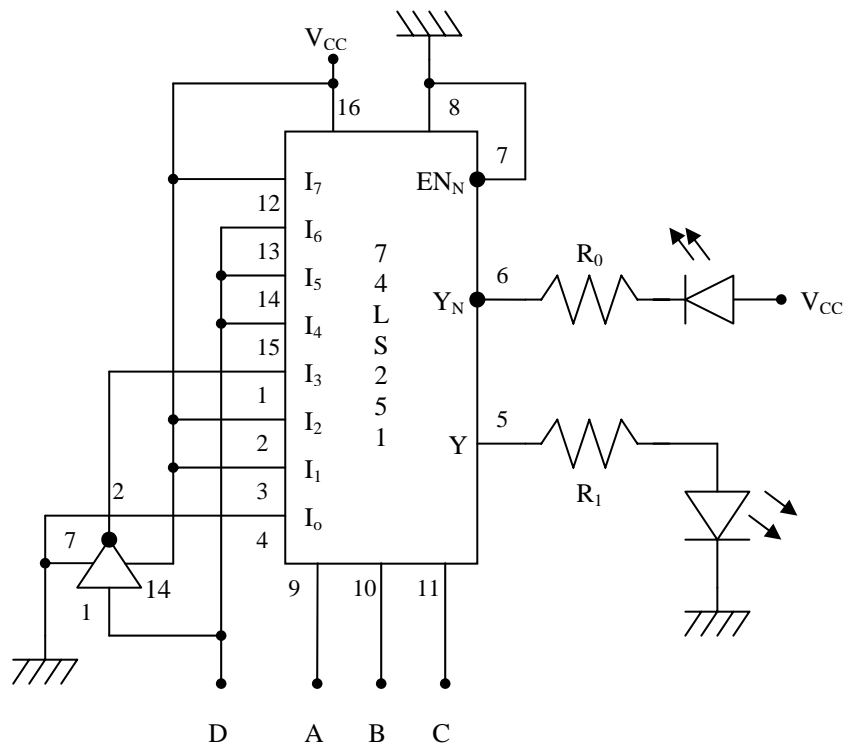
Lo stesso circuito può essere realizzato utilizzando al massimo due circuiti integrati: un multiplexer a 8 ingressi ed, eventualmente, un circuito integrato con porte NOT.

I primi tre bit (A, B, C) vengono utilizzati per selezionare uno degli 8 ingressi da collegare all'unica uscita; il quarto bit (D, l'LSB) verrà impiegato, all'occorrenza, per definire lo stato dell'ingresso selezionato, che può essere a 0 (collegato a massa), ad 1 (collegato a +V_{CC}), uguale a D, uguale a \bar{D} .

I	A	B	C	D	Y	I	I
I ₀	0	0	0	0	0	0	I ₀ = GND
	0	0	0	1	0	0	
I ₁	0	0	1	0	1	1	I ₁ = +V _{CC}
	0	0	1	1	1	1	
I ₂	0	1	0	0	1	1	I ₂ = +V _{CC}
	0	1	0	1	1	1	
I ₃	0	1	1	0	1	\bar{D}	I ₃ = \bar{D}
	0	0	1	1	0	\bar{D}	
I ₄	1	0	0	0	0	D	I ₄ = D
	1	0	0	1	1	D	
I ₅	1	0	1	0	0	D	I ₅ = D
	1	1	1	1	1	D	
I ₆	1	1	0	0	0	D	I ₆ = D
	1	1	0	1	1	D	
I ₇	1	0	1	0	1	1	I ₇ = +V _{CC}
	1	1	1	1	1	1	

Poiché compare anche \bar{D} , bisogna utilizzare, oltre al multiplexer, anche un circuito integrato con porte NOT per negare D.

Il circuito risultante, che è anche lo schema di montaggio, è quello di figura.



Lo stato logico dell'uscita verrà visualizzato mediante diodo LED: stato logico 1 diodo LED acceso; stato logico 0 diodo LED spento.

Essendo disponibile anche l'uscita negata, visualizzeremo, mediante diodo LED, lo stato logico di entrambe, con diodi accesi $Y = 1$, diodi spenti $Y = 0$. A tale scopo, il diodo sull'uscita negata deve essere collegato non verso l'alimentazione ma verso massa. In tale modo si accenderà in corrispondenza di un livello basso (0) e si spegnerà in corrispondenza di un livello alto (1).

Si dimensionano i valori della resistenze R di polarizzazione dei diodi LED.

Resistenza R_1 : $V_{oHm} = 2,4V$; $V_F = 2V$; $I_F = 5mA \Rightarrow$

$$\Rightarrow R_1 = \frac{V_{oHm} - V_F}{I_F} = \frac{5 - 2,4}{5 \cdot 10^{-3}} = 80\Omega, \quad \text{valore commerciale } 100\Omega.$$

Resistenza R_1 : $V_{oLM} = 0,4V$; $V_{CC} = 5V$; $V_F = 2V$; $I_F = 10mA \Rightarrow$

$$\Rightarrow R_0 = \frac{V_{CC} - V_{oLM} - V_F}{I_F} = \frac{5 - 2,4 - 2}{10 \cdot 10^{-3}} = 260\Omega, \quad \text{valore commerciale } 270\Omega.$$

Procedimento di verifica

1. Si prepara una tabella di verità con due colonne aggiuntive in cui verrà riportato lo stato dei diodi LED (Acc oppure Sp).
2. Si monta il circuito, seguendo lo schema e si collega il generatore.
3. Si collegano A, B, C, D a massa (tutti a 0 logico) e si annota, in corrispondenza della combinazione lo stato dei diodi LED.
4. Si ripete il punto 3 per ogni combinazione della tabella di verità.
5. Si confrontano i livelli teorici e quelli rilevati sperimentalmente.

A	B	C	D	Y	Y	Y _{negato}
0	0	0	0	0	Spento	Spento
0	0	0	1	1	Acceso	Acceso
0	0	1	0	1	Acceso	Acceso
0	0	1	1	1	Acceso	Acceso
0	1	0	0	0	Spento	Spento
0	1	0	1	0	Spento	Spento
0	1	1	0	1	Acceso	Acceso
0	0	1	1	0	Spento	Spento
1	0	0	0	1	Acceso	Acceso
1	0	0	1	1	Acceso	Acceso
1	0	1	0	0	Spento	Spento
1	1	1	1	0	Spento	Spento
1	1	0	0	0	Spento	Spento
1	1	0	1	1	Acceso	Acceso
1	0	1	0	1	Acceso	Acceso
1	1	1	1	0	Spento	Spento

Il circuito funziona come previsto.